

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005年11月24日 (24.11.2005)

PCT

(10) 国際公開番号
WO 2005/112080 A1(51) 国際特許分類⁷:
C23C 16/34, H01L 33/00

H01L 21/205,

(72) 発明者; および

(21) 国際出願番号: PCT/JP2005/008745

(75) 発明者/出願人(米国についてのみ): 中畠 成二 (NAKAHATA, Seiji). 中幡 英章 (NAKAHATA, Hideaki). 上松 康二 (UEMATSU, Koji). 木山 誠 (KIYAMA, Makoto). 永井 陽一 (NAGAI, Youichi). 中村 孝夫 (NAKAMURA, Takao).

(22) 国際出願日: 2005年5月13日 (13.05.2005)

日本語

(74) 代理人: 中野 稔, 外 (NAKANO, Minoru et al.); 〒 5540024 大阪府大阪市此花区島屋一丁目1番3号 住友電気工業株式会社内 Osaka (JP).

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2004-147914 2004年5月18日 (18.05.2004) JP
特願2005-117967 2005年4月15日 (15.04.2005) JP

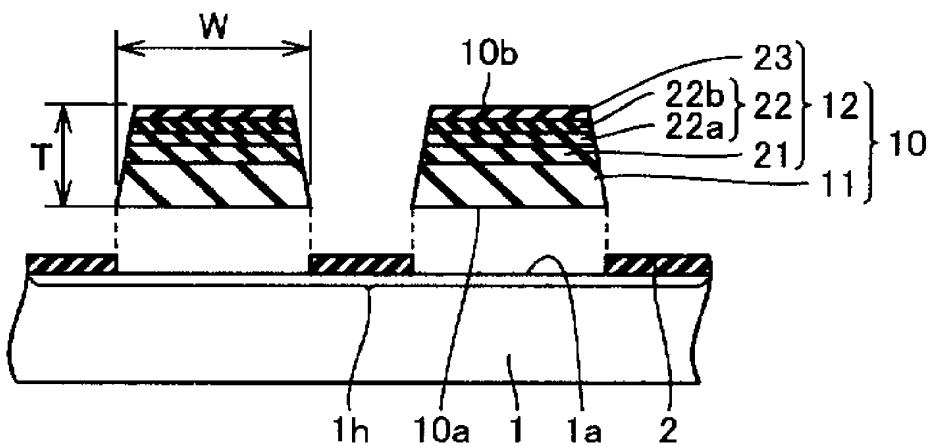
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD,

(71) 出願人(米国を除く全ての指定国について): 住友電気工業株式会社 (SUMITOMO ELECTRIC INDUSTRIES,LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目5番33号 Osaka (JP).

/続葉有/

(54) Title: III NITRIDE SEMICONDUCTOR CRYSTAL AND MANUFACTURING METHOD THEREOF, III NITRIDE SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF, AND LIGHT EMITTING DEVICE

(54) 発明の名称: III族窒化物半導体結晶およびその製造方法、III族窒化物半導体デバイスおよびその製造方法ならびに発光機器

(57) Abstract: A III nitride semiconductor crystal having sizes of approximately a semiconductor device and a manufacturing method thereof, a III nitride semiconductor device and a manufacturing method thereof and a light emitting device. The method for manufacturing the III nitride semiconductor crystal includes a process of growing one or more of a III nitride semiconductor crystalline board (11) on a base board (1), a process of growing one layer or more layers of a III nitride semiconductor crystalline layer (12) on the III nitride semiconductor crystalline board (11), and a process of separating a III nitride semiconductor crystal (10) composed of the III nitride semiconductor crystalline board (11) and the III nitride semiconductor crystalline layer (12) from the base board (1). The III nitride semiconductor crystal (10) has a thickness of $10 \mu\text{m}$ or more but not more than $600 \mu\text{m}$, and a width of 0.2mm or more but not more than 50mm.

/続葉有/

WO 2005/112080 A1



SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 半導体デバイス程度の大きさのIII族窒化物半導体結晶およびその製造方法、III族窒化物半導体デバイスおよびその製造方法ならびに発光機器を提供する。下地基板1上に1以上のIII族窒化物半導体結晶基板11を成長させる工程と、III族窒化物半導体結晶基板11上に1層以上のIII族窒化物半導体結晶層12を成長させる工程と、III族窒化物半導体結晶基板11およびIII族窒化物半導体結晶層12から構成されるIII族窒化物半導体結晶10を下地基板1から分離する工程とを含み、III族窒化物半導体結晶10の厚さが10μm以上600μm以下、幅が0.2mm以上50mm以下であるIII族窒化物半導体結晶の製造方法。

明 細 書

III族窒化物半導体結晶およびその製造方法、III族窒化物半導体デバイスおよびその製造方法ならびに発光機器

技術分野

[0001] 本発明は、半導体デバイスに用いられるIII族窒化物半導体結晶およびその製造方法、III族窒化物半導体デバイスおよびその製造方法ならびにそのIII族窒化物半導体デバイスを含む発光機器に関する。

背景技術

[0002] III族窒化物半導体結晶は、発光ダイオード(Light Emitting Diode、以下LEDという)、レーザダイオード(Laser Diode、以下LDという)などの半導体デバイスに広く用いられている。

[0003] III族窒化物半導体結晶を含むIII族窒化物半導体デバイスは、従来、以下の多くの工程を経て製造されていた。すなわち、下地基板上に厚いIII族窒化物半導体結晶を形成する工程、この結晶から下地基板を除去する工程、および上記結晶をスライスする工程、スライスされた結晶を研削盤および／または研磨盤の結晶ホルダに取り付ける工程、砥粒径を小さくしながら上記結晶の一方の主面を表面加工する(研削および／または研磨することをいう、以下同じ)工程、結晶ホルダから一方の主面が加工された結晶を取り外す工程、一方の主面が加工された結晶を他方の主面が加工されるように結晶ホルダに取り付ける工程、砥粒径を小さくしながら上記結晶の他方の主面を加工する工程、結晶ホルダから両方の主面が加工された結晶を取り外す工程、両方の主面が加工された結晶を洗浄する工程を経て清浄度の高い所定厚さのIII族窒化物半導体結晶基板を得る。さらに、このIII族窒化物半導体結晶基板上に1層以上のIII族半導体結晶層を形成する工程および所定の大きさのチップに切り出す工程を経て所定の大きさの半導体デバイスを得る(たとえば、特許文献1を参照)。

[0004] ここで、下地基板が成長させようとするIII族窒化物以外の材料によって構成されている異種基板である場合に、大きなIII族窒化物半導体結晶を得ようとすると、異種基

板上にIII族窒化物半導体結晶を100 μ m～200 μ m程度成長する工程、異種基板の一部を除去する工程、再度III族窒化物半導体結晶を100 μ m～200 μ m程度成長させる工程、残った異種基板を除去する工程、さらにその上にIII族窒化物半導体結晶を成長させる工程などをさらに必要とする(たとえば、特許文献2を参照)。

[0005] このように、従来の製造方法は、上記のように製造工程が多く、特に、III族窒化物半導体結晶のスライスおよび研削・研磨工程、チップへの切り出し工程には、長時間を要するため、非効率的なものであった。

[0006] そこで、より効率よく所定の大きさのIII族窒化物半導体デバイスを製造することが要望されていた。

特許文献1:特開2002-261014号公報

特許文献2:特開平11-1399号公報

発明の開示

発明が解決しようとする課題

[0007] 上記の状況に鑑み、本発明は、半導体デバイス程度の寸法のIII族窒化物半導体結晶およびその効率的な製造方法、III族窒化物半導体デバイスおよびその効率的な製造方法ならびにそのIII族窒化物半導体デバイスを含む発光機器を提供することを目的とする。

課題を解決するための手段

[0008] 本発明は、下地基板上に1個以上のIII族窒化物半導体結晶を成長させる工程と、III族窒化物半導体結晶を下地基板から分離する工程とを含み、III族窒化物半導体結晶の厚さが10 μ m以上600 μ m以下、幅が0.2mm以上50mm以下であるIII族窒化物半導体結晶の製造方法である。

[0009] 本発明にかかるIII族窒化物半導体結晶の製造方法において、III族窒化物半導体結晶の正面の面積を前記下地基板の正面の面積より小さくすることができる。

[0010] また、本発明にかかるIII族窒化物半導体結晶の製造方法において、1個以上のIII族窒化物半導体結晶を成長させる工程が、下地基板上に1個以上の開口部を有するマスク層を形成する工程と、少なくともこのマスク層の開口部下に位置する下地基板の開口面上にIII族窒化物半導体結晶を成長させる工程とを含むことができる。

[0011] また、本発明にかかるIII族窒化物半導体結晶の製造方法において、上記開口部は、2個以上の小開口部の群により形成することができる。すなわち、1個以上のIII族窒化物半導体結晶を成長させる工程が、下地基板上に2個以上の小開口部の群により形成される開口部を1個以上有するマスク層を形成する工程と、少なくともこのマスク層の開口部下に位置する下地基板の開口面上にIII族窒化物半導体結晶を成長させる工程とを含むことができる。

[0012] また、本発明にかかるIII族窒化物半導体結晶の製造方法において、1個以上のIII族窒化物半導体結晶を成長させる工程が、下地基板上に1個以上の種結晶を配置する工程と、この種結晶を核としてIII族窒化物半導体結晶を成長させる工程とを含むことができる。

[0013] また、本発明にかかるIII族窒化物半導体結晶の製造方法においては、III族窒化物半導体結晶を下地基板から分離する工程において、エッチング、レーザおよびへき開のうちのいずれかの方法を用いることができる。

[0014] また、本発明にかかるIII族窒化物半導体結晶の製造方法により得られるIII族窒化物半導体結晶の形状を、六角平板状、四角平板状または三角平板状とすることができる。

[0015] また、本発明にかかるIII族窒化物半導体結晶の製造方法において、III族窒化物半導体結晶の成長速度を $10 \mu\text{m}/\text{hr}$ 以上 $300 \mu\text{m}/\text{hr}$ 以下とすることができる。また、III族窒化物結晶の不純物濃度を $5 \times 10^{19} \text{cm}^{-3}$ 以下とすることができる。また、III族窒化物結晶の主面と、(0001)面、(1-100)面、(11-20)面、(1-101)面、(1-102)面、(11-21)面および(11-22)面のうちのいずれかの面とのなすオフ角を 0° 以上 4° 以下とすることができる。

[0016] 本発明は、上記のIII族窒化物半導体結晶の製造方法を用いて製造されたIII族窒化物半導体結晶である。

[0017] 本発明は、下地基板上に1個以上のIII族窒化物半導体結晶基板を成長させる工程と、III族窒化物半導体結晶基板上に1層以上のIII族窒化物半導体結晶層を成長させる工程と、III族窒化物半導体結晶基板およびIII族窒化物半導体結晶層から構成されるIII族窒化物半導体結晶を下地基板から分離する工程とを含み、III族窒化

物半導体結晶の厚さが10 μ m以上600 μ m以下、幅が0.2mm以上50mm以下であるIII族窒化物半導体デバイスの製造方法である。

[0018] 本発明にかかるIII族窒化物半導体デバイスの製造方法において、III族窒化物半導体結晶基板の主面の面積を前記下地基板の主面の面積より小さくすることができる。

[0019] また、本発明にかかるIII族窒化物半導体デバイスの製造方法において、1個以上のIII族窒化物半導体結晶基板を成長させる工程が、下地基板上に1個以上の開口部を有するマスク層を形成する工程と、少なくともマスク層の開口部下に位置する下地基板の開口面上にIII族窒化物半導体結晶基板を成長させる工程とを含むことができる。

[0020] また、本発明にかかるIII族窒化物半導体デバイスの製造方法において、上記開口部は、2個以上の小開口部の群により形成することができる。すなわち、1個以上のII族窒化物半導体結晶基板を成長させる工程が、下地基板上に2個以上の小開口部の群により形成される開口部を1個以上有するマスク層を形成する工程と、少なくともこのマスク層の開口部下に位置する下地基板の開口面上にIII族窒化物半導体結晶を成長させる工程とを含むことができる。

[0021] また、本発明にかかるIII族窒化物半導体デバイスの製造方法において、1個以上のIII族窒化物半導体結晶基板を成長させる工程が、下地基板上に1個以上の種結晶を配置する工程と、種結晶を核としてIII族窒化物半導体結晶基板を成長させる工程とを含むことができる。

[0022] また、本発明にかかるIII族窒化物半導体デバイスの製造方法においては、III族窒化物半導体結晶基板およびIII族窒化物半導体結晶層から構成されるIII族窒化物半導体結晶を下地基板から分離する工程において、エッチング、レーザおよびへき開のうちいずれかの方法を用いることができる。

[0023] また、本発明にかかるIII族窒化物半導体デバイスの製造方法により得られるIII族窒化物半導体結晶基板およびIII族窒化物結晶層の形状を、六角平板状、四角平板状または三角平板状とすることができる。

[0024] また、本発明にかかるIII族窒化物半導体デバイスの製造方法において、III族窒化

物半導体結晶基板の成長速度を $10 \mu\text{m}/\text{hr}$ 以上 $300 \mu\text{m}/\text{hr}$ 以下とすることができる。また、III族窒化物結晶基板の不純物濃度を $5 \times 10^{19} \text{cm}^{-3}$ 以下とすることができる。また、III族窒化物結晶基板の正面と、(0001)面、(1-100)面、(11-20)面、(1-101)面、(1-102)面、(11-21)面および(11-22)面のうちのいずれかの面とのなすオフ角を 0° 以上 4° 以下とすることができる。

[0025] また、本発明は、上記のIII族窒化物半導体デバイスの製造方法を用いて製造されたIII族窒化物半導体デバイスである。

[0026] 本発明にかかるIII族窒化物半導体デバイスにおいて、III族窒化物半導体結晶基板の裏面に凹凸表面を形成することができる。さらに、本発明にかかるIII族窒化物半導体デバイスにおいて、III族窒化物半導体結晶基板の裏面に形成される凹凸表面の表面粗さ $R_{\text{p-v}}$ を $0.01 \mu\text{m}$ 以上 $50 \mu\text{m}$ 以下とすることができる。ここで、III族窒化物半導体基板の裏面とは、III族窒化物半導体基板において、1層以上のIII族窒化物半導体結晶層が形成されている面と反対側の面をいう。

[0027] さらに、本発明は、上記III族窒化物半導体デバイスを含む発光機器であって、III族窒化物半導体デバイスは、III族窒化物半導体結晶基板と、III族窒化物半導体結晶基板の第1の正面の側に、n型III族窒化物半導体層と、III族窒化物半導体基板から見てn型III族窒化物半導体結晶層より遠くに位置するp型III族窒化物半導体結晶層と、n型III族窒化物半導体結晶層およびp型III族窒化物半導体結晶層の間に位置する発光層とを備え、III族窒化物半導体結晶基板の比抵抗が $0.5 \Omega \cdot \text{cm}$ 以下であり、p型III族窒化物半導体結晶層の側をダウン実装し、III族窒化物半導体結晶基板の第1の正面と反対側の正面である第2の正面から光を放出することを特徴とする発光機器である。

発明の効果

[0028] 上記のように、本発明によると、半導体デバイス程度の大きさのIII族窒化物半導体結晶およびその効率的な製造方法、III族窒化物半導体デバイスおよびその効率的な製造方法ならびにそのIII族窒化物半導体デバイスを含む発光機器を提供することができる。

図面の簡単な説明

[0029] [図1A]本発明にかかる一つのIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、下地基板に開口部を有するマスク層を形成する工程を示す。

[図1B]本発明にかかる一つのIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、下地基板の開口面上にIII族窒化物半導体結晶を成長させる工程を示す。

[図1C]本発明にかかる一つのIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、III族窒化物半導体結晶を下地基板から分離する工程を示す。

[図1D]本発明にかかる一つのIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、III族窒化物半導体結晶を下地基板から分離する工程を示す。

[図2A]本発明にかかる別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、下地基板に開口部を有するマスク層を形成する工程を示す。

[図2B]本発明にかかる別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、マスク層の開口部下に位置する下地基板の開口面上および開口部を取り囲むマスク層の一部上にIII族窒化物半導体結晶を成長させる工程を示す。

[図2C]本発明にかかる別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、マスク層を除去する工程を示す。

[図2D]本発明にかかる別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、III族窒化物半導体結晶を下地基板から分離する工程を示す。

[図3A]本発明にかかるまた別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、下地基板に開口部を有するマスク層を形成する工程を示す。

[図3B]本発明にかかるまた別のIII族窒化物半導体結晶およびIII族窒化物半導体

デバイスの製造方法を説明する断面模式図であり、下地基板の開口面上にIII族窒化物半導体結晶を成長させ、マスク層上にIII族窒化物半導体極性反転結晶を成長させる工程を示す。

[図3C]本発明にかかるまた別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、III族窒化物半導体極性反転結晶およびマスク層を除去する工程を示す。

[図3D]本発明にかかるまた別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、III族窒化物半導体結晶を下地基板から分離する工程を示す。

[図4A]本発明にかかるまた別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、下地基板に2以上の小開口部の群により形成されている開口部を有するマスク層を形成する工程を示す。

[図4B]本発明にかかるまた別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、下地基板の開口面上にIII族窒化物半導体結晶を成長させる工程を示す。

[図4C]本発明にかかるまた別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、III族窒化物半導体結晶を下地基板から分離する工程を示す。

[図4D]本発明にかかるまた別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、III族窒化物半導体結晶を下地基板から分離する工程を示す。

[図5A]マスク層に形成される開口部と小開口部との関係を示す図であり、下地基板上に形成されたマスク層の上面図を示す。

[図5B]マスク層に形成される開口部と小開口部との関係を示す図であり、図5AのVI—B方向の断面図を示す。

[図6A]本発明にかかるさらに別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、下地基板に種結晶を配置する工程を示す。

[図6B]本発明にかかるさらに別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、種結晶を核としてIII族窒化物半導体結晶を成長させる工程を示す。

[図6C]本発明にかかるさらに別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、III族窒化物半導体結晶を下地基板から分離する工程を示す。

[図7A]本発明にかかるさらに別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、下地基板上に下地III族窒化物結晶および1個以上の開口部を有するマスク層を形成する工程を示す。

[図7B]本発明にかかるさらに別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、開口部2a下に位置する下地III族窒化物結晶9aをエッチングする工程を示す。

[図7C]本発明にかかるさらに別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、マスク部を除去して種結晶を配置する工程を示す。

[図7D]本発明にかかるさらに別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、種結晶を核としてIII族窒化物半導体結晶を成長させる工程を示す。

[図7E]本発明にかかるさらに別のIII族窒化物半導体結晶およびIII族窒化物半導体デバイスの製造方法を説明する断面模式図であり、III族窒化物半導体結晶を下地基板から分離する工程を示す。

[図8A]本発明にかかるIII族窒化物半導体結晶の形状を示す立体模式図であり、六角平板形状を示す。

[図8B]本発明にかかるIII族窒化物半導体結晶の形状を示す立体模式図であり、四角平板形状を示す。

[図8C]本発明にかかるIII族窒化物半導体結晶の形状を示す立体模式図であり、三角平板形状を示す。

[図9]本発明にかかる一つのIII族窒化物半導体デバイスを示す断面模式図である。

[図10]本発明にかかる別のIII族窒化物半導体デバイスを示す断面模式図である。

[図11]本発明にかかるさらに別のIII族窒化物半導体デバイスを示す断面模式図である。

[図12]本発明にかかるさらに別のIII族窒化物半導体デバイスを示す断面模式図である。

[図13]本発明にかかる一つの発光機器を示す断面模式図である。

[図14A]III族窒化物半導体デバイスの従来の製造方法を説明する断面模式図であり、下地基板に開口部を有するマスク層を形成する工程を示す。

[図14B]III族窒化物半導体デバイスの従来の製造方法を説明する断面模式図であり、下地基板およびマスク層上にIII族窒化物半導体結晶を成長させる工程を示す。

[図14C]III族窒化物半導体デバイスの従来の製造方法を説明する断面模式図であり、III族窒化物半導体結晶をスライス、研磨してIII窒化物半導体結晶基板を形成する工程を示す。

[図14D]III族窒化物半導体デバイスの従来の製造方法を説明する断面模式図であり、III窒化物半導体結晶基板上にIII族窒化物半導体結晶層および電極を形成する工程を示す。

[図14E]III族窒化物半導体デバイスの従来の製造方法を説明する断面模式図であり、III族窒化物半導体結晶の積層体をチップ化する工程を示す。

符号の説明

[0030] 1 下地基板、1a 開口面、1s 小開口面、2 マスク層、2a 開口部、2b 開口部を取り囲むマスク層の一部上面、2s 小開口部、2p マスク部、3 III族窒化物半導体極性反転結晶、3a 下面、3b 上面、4 種結晶、9, 9a 下地III族窒化物結晶、10 III族窒化物半導体結晶、10a 下面、10b 上面、10s 側面、11 III族窒化物半導体結晶基板、12 III族窒化物半導体結晶層、12a i 型GaN層、12b i 型 $Al_xG_{1-x}N$ 層、12c n^- 型GaN層、12d p 型層、12e n^+ 型層、21 n 型III族窒化物半導体結晶層、21a n 型GaN層、21b n 型 $Al_xGa_{1-x}N$ 層、22 発光層、22a $In_{0.2}Ga_{0.8}N$ 層、22b $Al_{0.2}Ga_{0.8}N$ 層、23 p 型III族窒化物半導体結晶層、23a p 型 $Al_xGa_{1-x}N$ 層、23b p 型GaN層、51 n 側電極、52 p 側電極、53 ソース電極、54 ゲート

電極、55 ドレイン電極、56 オーミック電極、57 ショットキー電極、60 リードフレーム、60a マウント部、60b リード部、61 ワイヤ、62 導電性接着剤、63 エポキシ系樹脂、90, 100, 110, 120 III族窒化物半導体デバイス、98 発光、130 発光機器。

発明を実施するための最良の形態

[0031] (実施形態1)

本発明にかかる一つのIII族窒化物半導体結晶の製造方法は、図1を参照して、図1Aおよび図1Bに示すように、下地基板1上に1個以上のIII族窒化物結晶10を成長させる工程と、図1Cまたは図1Dに示すように、このIII族窒化物結晶10を下地基板1から分離する工程とを含み、III族窒化物半導体結晶の厚さが10 μ m以上600 μ m以下、幅が0.2mm以上50mm以下という半導体デバイス程度の大きさであるIII族窒化物半導体結晶の製造方法である。ここで、III族窒化物半導体結晶の幅とは、III族窒化物半導体結晶の形状が、円形状の場合はその直径をいい、多角形状の場合は一つの辺と向かい合う辺または角との距離をいう。かかる製造方法により、従来の製造方法のようなIII族窒化物半導体結晶のスライス、表面加工およびチップ化などの工程を得ることなく、直接的かつ効率的に半導体デバイス程度の大きさのIII族窒化物半導体結晶が得られる。

[0032] 本実施形態におけるIII族窒化物半導体結晶の製造方法においては、図1を参照して、III族半導体結晶の主面(図1における下面10または上面10bに相当)の面積は、下地基板1の主面1hの面積より小さくできる。これにより、大きな下地基板を用いても、直接的かつ効率的に半導体デバイス程度の大きさのIII族窒化物結晶を製造することができる。

[0033] 本実施形態におけるIII族窒化物半導体結晶の製造方法は、詳しくは、下地基板1上に1個以上のIII族窒化物結晶10を成長させる工程として、図1Aに示す下地基板1に1個以上の開口部2aを有するマスク層2を形成する工程と、図1Bに示すマスク層2の開口部2a下に位置する下地基板1の開口面1a上にIII族窒化物半導体結晶10を成長させる工程とを含む。

[0034] 図1Aに示す開口部2aを有するマスク層2を形成する工程において、開口部2aの

大きさには、特に制限はないが、開口部2aの開口幅W_wは0.2mm以上50mm以下であることが、幅が0.2mm以上50mm以下であるIII族窒化物半導体結晶を容易に得る点から好ましい。また、開口部の分布にも、特に制限はないが、均一に分散していることが、大きさの均一なIII族窒化物半導体結晶を容易に得る点から好ましい。開口部の形状は、特に制限はなく、円形状であると多角形状であるとを問わないが、六方晶系または立方晶系に属するIII族窒化物半導体結晶は、六角平板状、四角平板状または三角平板状の形状をとりやすいことから、六角形状、四角形状または三角形状であることが好ましい。ここで、開口部の開口幅とは、円状の開口部の場合は直径、多角形の場合は一つの辺と向かい合う辺または角との距離をいう。さらに、マスク層は、III族窒化物半導体結晶の成長を抑制するものであれば特に制限はなく、SiO₂、Si₂N₃、W、Ni、Tiなどが好ましく用いられる。

[0035] 図1Bに示す下地基板1の開口面1a上にIII族窒化物半導体結晶を成長させる工程において、成長させられるIII族窒化物半導体結晶10は、1層の結晶層とは限らず、2層以上の結晶層であってもよい。たとえば、III族窒化物半導体結晶10が、III族窒化物半導体結晶基板11およびそのIII族窒化物半導体結晶基板11上に形成された1層以上のIII族窒化物半導体結晶層12から構成されるものであってもよい。この場合は、III族窒化物半導体結晶を成長させる工程は、下地基板1の開口面1a上にII族窒化物半導体結晶基板11を成長させる工程、III族窒化物半導体結晶基板11上に1層以上のIII族窒化物半導体結晶層12を成長させる工程を含むことになる。

[0036] また、III族窒化物結晶の成長方法には、特に制限がなく、HVPE (Hydride Vapor Phase Epitaxy; ハイドライド気相成長法) 法、MOCVD (Metal Organic Chemical Vapor Deposition; 有機金属化学気相堆積法) 法、MBE (Molecular Beam Epitaxy; 分子線エピタキシ) 法などの各種気相成長法が好ましく用いられる。なかでも、III族窒化物半導体結晶基板11のように厚い層を形成する場合は成長速度の大きいHVPE法が、薄くても表面の平坦性が求められるIII族窒化物半導体結晶層12の成長には、MOCVD法が特に好ましく用いられる。

[0037] 本実施形態においては、III族窒化物半導体結晶10は、下地基板の開口面1a上のみに成長し、マスク層2上には成長しない。このような、III族窒化物半導体結晶の

成長は、マスク層において開口部の間隔 P_w と開口部の開口幅 W_w との差が小さいとき、マスク層の材質として Si_3N_4 またはWを使用したときに起こりやすく、また結晶の成長温度が高く、成長時間が短いときに起こりやすい。

[0038] III族窒化物半導体結晶10を上記下地基板1から分離する方法には、特に制限はないが、レーザ、へき開などによって機械的に分離する方法、エッチングなどによつて化学的に分離する方法が、III族窒化物半導体結晶10のダメージが少ない点から、好ましく用いられる。

[0039] レーザによって機械的に分離する方法とは、図1Cを参照して、III族窒化物半導体結晶10において下地基板1に接する下面(下地基板側表面)10aと下地基板の開口面1aとをレーザにより切断することにより、III族窒化物半導体結晶10を下地基板1から分離する方法である。

[0040] 上記のレーザによる分離方法は、たとえばIII族窒化物半導体結晶10のバンドギャップエネルギーが、下地基板1のバンドギャップエネルギーより小さい場合に好ましく用いられる。この場合、下地基板1側からレーザを照射することにより、下地基板にダメージを与えることなくIII族窒化物結晶10と下地基板1とを分離することができるため、下地基板を再度利用することができる。

[0041] また、III族窒化物半導体結晶のバンドギャップエネルギーと下地基板のバンドギャップエネルギーとが等しいまたはそれらの差が少ない場合には、III族窒化物半導体結晶および下地基板のバンドギャップエネルギーよりバンドギャップエネルギーの小さい分離層を、マスク層形成後の下地基板とIII族窒化物結晶との間に予め形成し、下地基板側からレーザを照射して分離層を切断することにより、III族窒化物結晶と下地基板とをダメージを与えることなく分離することができる。

[0042] へき開によって機械的に分離する方法とは、III族窒化物半導体結晶が特定の指数面(たとえば、(0001)面、(1-100)面、ここで指数面とは、その面指数を有する面をいう、以下同じ)において割れやすい性質を利用してIII族窒化物半導体結晶10を下地基板1から分離する方法である。たとえば、(1-100)面を主面とする下地基板上に(1-100)面を主面とするIII族窒化物半導体結晶を成長させ、下地基板とIII族窒化物半導体結晶の界面をへき開することにより、III族窒化物結晶と下地基板と

をダメージを与えることなく分離することができる。

[0043] 他の機械的に分離する方法として、下地基板1とその上に成長させるIII族窒化物半導体結晶の間に機械的に脆弱な層を挿入させる方法もある。具体的には、下地基板1上に炭素(C)をドーピングした厚さ数 μ m～数十 μ mのIII族窒化物結晶層(機械的に脆弱な層)を成長した後、所望のIII族窒化物結晶を成長させる方法である。すなわち、CをドープしたIII族窒化物結晶は、Cをドープしていない結晶に比べて脆弱であるため、弱い力を加えることで下地基板1から分離することができる。なお、脆弱な層を得るためのドーパントはCだけに限られるものではなく、結晶を脆弱にするドーパントであればよい。

[0044] また、エッチングによって化学的に分離する方法としては、図1Dを参照して、エッチング剤を用いてマスク層2およびIII族窒化物半導体結晶において下地基板1に接する下面10aをエッチングすることにより、III族窒化物半導体結晶10を下地基板1から分離する方法がある。ここで、 Si_3N_4 、 SiO_2 などのマスク層2をエッチングするためのエッチング剤としてはフッ酸などの腐食性酸が用いられ、W、Ni、Tiなどのマスク層2をエッチングするためのエッチング剤としては硝酸、フッ酸、硫酸銅などからなる混酸が用いられ、III族窒化物半導体結晶10において下地基板1に接する下面10aをエッチングするためのエッチング剤としてはKOHなどの強塩基が用いられる。

[0045] ここで、ウルツ鉱構造を有するIII族窒化物半導体結晶は、結晶の<0001>方向に窒素元素からなる原子層とIII族元素からなる原子層とが交互に配列された結晶構造を有しており、結晶の<0001>方向に垂直な面には、窒素元素からなる原子面と、III族元素からなる原子面とが存在する。下地基板上にIII族窒化物半導体結晶が<0001>方向に成長する際には、通常、下地基板上から結晶の成長方向に窒素元素からなる原子層、III族元素からなる原子層、窒素元素からなる原子層、III族元素からなる原子層…の順で結晶成長するため、図1Dを参照して、III族窒化物半導体結晶10において下地基板1に接する下面10aは窒素元素からなる原子面となり、上面10bはIII族元素からなる原子面となる。III族窒化物半導体結晶は化学的に安定な結晶であり、III族元素からなる原子面である上面10bの方からはエッチングされにくいが、窒素元素からなる原子面である下面10aの方からはKOHなどの強塩基に

よって容易にエッチングされる。

[0046] なお、図示はしないが、エッチングによって化学的に分離する方法としては、下地基板1をエッチングによって除去することもできる。Siなどの下地基板をエッチングするためのエッチング剤としてはフッ酸などの腐食性酸が用いられる。

[0047] 本実施形態のIII族窒化物半導体結晶の成長速度は、 $10 \mu\text{m}$ 以上 $300 \mu\text{m}$ 以下であることが好ましい。III族窒化物半導体結晶の成長速度が、 $10 \mu\text{m}$ 未満であると製造効率が低下し、 $300 \mu\text{m}$ を超えるとIII族窒化物半導体結晶に空孔などの欠陥が導入されやすくなりクラックが発生しやすくなる。

[0048] また、本実施形態のIII族窒化物結晶の不純物濃度は、 $5 \times 10^{19} \text{ cm}^{-3}$ 以下であることが好ましい。III族窒化物結晶の不純物濃度は、 $5 \times 10^{19} \text{ cm}^{-3}$ を超えると、III族窒化物半導体結晶に欠陥が導入されやすくなりクラックが発生しやすくなる。

[0049] また、本実施形態のIII族窒化物結晶の主面と、(0001)面、(1-100)面、(11-20)面、(1-101)面、(1-102)面、(11-21)面および(11-22)面のうちのいずれかの面とのなすオフ角が、 0° 以上 4° 以下であることが好ましい。ここで、オフ角が 0° とは、III族窒化物結晶の主面と、(0001)面、(1-100)面、(11-20)面、(1-101)面、(1-102)面、(11-21)面および(11-22)面のうちのいずれかの面とが平行であることを意味する。このオフ角が 4° を超えると、III族窒化物結晶に欠陥が導入されやすくなりクラックが発生しやすくなる。

[0050] ここで、結晶系が六方晶系の下地基板の場合は、通常、下地基板の主面の指数面と同一の指数面を主面とするIII族窒化物結晶が成長しやすい。また、下地基板がそれ以外の場合は、下地基板の表面の原子配列を模した面、たとえばSi(111)面ならばIII族窒化物結晶は(0001)面が成長しやすい。また、下地基板の主面とある指数面とのオフ角とIII族窒化物結晶の主面とその指数面とのオフ角はおおむね一致する。

[0051] (実施形態2)

本発明にかかる別のIII族窒化物半導体結晶の製造方法は、図2を参照して、下地基板1上に1以上のIII族窒化物結晶10を成長させる工程として、図2Aに示す下地基板1に1以上の開口部2aを有するマスク層2を形成する工程と、図2Bに示すマスク

層2の開口部2a下に位置する下地基板の開口面1aおよび開口部2aを取り囲むマスク層の一部上面2b上にIII族窒化物半導体結晶10を成長させる工程とを含む。

[0052] 実施形態1はIII族窒化物半導体結晶をマスク層の開口部下に位置する下地基板1の開口面1a上のみに成長させるのに対し、本実施形態はマスク層2の開口部2a下に位置する下地基板1の開口面1a上のみならず開口部2aを取り囲むマスク層2の一部上面2b上にもIII族窒化物半導体結晶10が成長する点で異なる。このような、III族窒化物半導体結晶の成長は、マスク層において開口部の間隔P_wと開口部の開口幅W_wとの差が大きいときに起こりやすく、また結晶の成長温度が高く、原料ガス圧力が低く、成長時間が短いときに起こりやすい。

[0053] 本実施形態においては、III族窒化物半導体結晶10を上記下地基板1から分離する方法としては、図2Cおよび図2Dに示すようなエッチングによって化学的に分離する方法が好ましい。すなわち、図2Cに示すように、フッ酸などの腐食性酸を用いてSiO₂、Si₃N₄などのマスク層2をエッチングした後、図2Dに示すように、KOHなどの強塩基を用いてIII族窒化物半導体結晶において下地基板1に接する下面10aをエッチングすることにより、III族窒化物半導体結晶10を下地基板1から分離する。本実施形態においては、マスク層2がIII族窒化物半導体結晶10における下地基板側の表面の一部に入りこんだ形状となっているため、マスク層2をエッチングにより除去することにより、III族窒化物半導体結晶において下地基板と接する下面10aである窒素元素からなる原子面のエッチングが容易になる。

[0054] また、本実施形態におけるIII族窒化物半導体結晶の成長速度、不純物濃度、正面と指数面とのオフ角に関しては、実施形態1と同様である。

[0055] (実施形態3)

本発明にかかるまた別のIII族窒化物半導体結晶の製造方法は、図3を参照して、下地基板1上に1以上のIII族窒化物結晶10を成長させる工程として、図3Aに示す下地基板1に1以上の開口部2aを有するマスク層2を形成する工程と、図3Bに示すマスク層2の開口部2a下に位置する下地基板の開口面1aにIII族窒化物半導体結晶10を成長させるとともに、マスク層2上に極性が反転したIII族窒化物半導体極性反転結晶3を成長させる工程とを含む。このような、III族窒化物半導体結晶10およ

びIII族窒化物半導体極性反転結晶3の成長は、マスク層において開口部の間隔P_wと開口部の開口幅W_wとの差が大きいとき、マスク層の材質としてNiまたはTiを使用したときに起こりやすく、また結晶の成長温度が低く、原料ガス圧が高いときに起こりやすい。

[0056] ここで、極性が反転するとは、III族窒化物半導体結晶において、<hklu>軸に垂直な対向する2面である(hklu)面と(-h-k-l-u)面とを構成する原子面が反転することをいう(ここで、l=-h-kである)。上記のように、下地基板上にIII族窒化物半導体結晶が成長する際には、通常、下地基板上から結晶の成長方向に、窒素元素からなる原子層、III族元素からなる原子層、窒素元素からなる原子層、III族元素からなる原子層…の順で結晶成長するため、図3Bを参照して、III族窒化物半導体結晶10において下地基板1に接する下面10aは窒素元素からなる原子面となり、上面10bはIII族元素からなる原子面となる。

[0057] これに対して、SiO₂、Ni、Tiなどのマスク層上にIII族窒化物半導体結晶が成長する際には、マスク層上から結晶の成長方向に、III族元素からなる原子層、窒素元素からなる原子層、III族元素からなる原子層、窒素元素からなる原子層…の順で結晶成長するため、図3Bを参照して、III族窒化物半導体極性反転結晶においてマスク層2に接する下面3aはIII族元素からなる原子面となり、上面3bは窒素元素からなる原子面となる。また、III族窒化物半導体結晶は、上記のように、III族元素からなる原子面の方からはエッチングされにくいが、窒素元素からなる原子面の方からはKOHなどの強塩基によって容易にエッチングされる。

[0058] したがって、本実施形態においては、III族窒化物半導体結晶10を上記下地基板1から分離する工程としては、図3Cに示すように、マスク層2上に成長したIII族窒化物半導体極性反転結晶3を上面3bである窒素元素からなる原子面の方からKOHなどの強塩基を用いてエッチングした後、SiO₂、Ni、Tiなどのマスク層2を、フッ酸などの腐食性酸または硝酸、フッ酸、硫酸銅などからなる混酸を用いてエッチングする。さらに、図3Dに示すように、KOHなどの強塩基を用いてIII族窒化物半導体結晶10において下地基板1に接する下面10aをエッチングすることにより、III族窒化物半導体結晶10を下地基板1から分離することができる。

[0059] なお、III族窒化物半導体結晶の下面の面積が大きくなつて、上記エッチングが困難となる場合は、図示はしないが、III族窒化物半導体結晶と下地基板との界面をレーザなどで切断することにより、III族窒化物半導体結晶を上記下地基板から分離することができる。

[0060] また、本実施形態におけるIII族窒化物半導体結晶の成長速度、不純物濃度、正面と指数面とのオフ角に関しては、実施形態1と同様である。

[0061] (実施形態4)

本発明にかかるさらに別のIII族窒化物半導体結晶の製造方法は、下地基板1上に1個以上のIII族窒化物結晶10を成長させる工程として、図4を参照して、図4Aに示すように下地基板1上に2個以上の小開口部2sの群により形成される開口部2aを1個以上有するマスク層2を形成する工程と、図4Bに示すように少なくともこのマスク層2の開口部2a下に位置する下地基板1の開口面1a上にIII族窒化物半導体結晶10を成長させる工程とを含む。

[0062] 開口部2aの大きさが大きくなるほど成長するIII族窒化物結晶にクラックが発生しやすくなる傾向があるが、開口部2aを小開口部2sの群により形成することにより、III族窒化半導体結晶のクラック発生を抑制することができる。小開口部によるIII族窒化物半導体結晶のクラック抑制効果は、III族窒化物結晶の幅(開口部の幅にほぼ等しい)が $200\mu\text{m}$ 以上で特に大きく、クラックを発生させずに幅が $50000\mu\text{m}$ のIII族窒化物半導体結晶を成長させることも可能となる。

[0063] 図5を参照して、マスク層2の開口部2aは、2個以上の小開口部2sの群から形成されている。小開口部2sの配列は特に制限はないが、III族窒化物半導体結晶を均一に成長させる観点から、均一に一定の間隔で、小開口部の中心が正三角形または正四角形の頂点となるように配列されていることが好ましい。また、小開口部の幅 W_s は $0.5\mu\text{m}$ 以上 $200\mu\text{m}$ 以下が好ましく、小開口部の間隔 P_s は $1\mu\text{m}$ 以上 $250\mu\text{m}$ 以下が好ましい。小開口部の幅 W_s が $0.5\mu\text{m}$ 未満であると安価なフォトリソグラフィーが使用できなくなり製造コストが上がり、 $200\mu\text{m}$ を超えるとIII族窒化物半導体結晶のクラックを抑制する効果が低減する。小開口部の間隔 P_s が $1\mu\text{m}$ 未満であると安価なフォトリソグラフィーが使用できなくなり製造コストが上がり、 $250\mu\text{m}$ を超えるとIII

族窒化物半導体結晶のクラックを抑制する効果が低減する。

[0064] 本実施形態においては、上記のように小開口部の幅 W_s および小開口部の間隔 P_s が小さいため、開口面1aの領域内の小開口面1s上のみならずマスク部2p上にもIII族窒化物半導体結晶が成長する。また、本実施形態におけるIII族窒化物半導体結晶の成長速度、不純物濃度、主面と指数面とのオフ角に関しては、実施形態1と同様である。また、本実施形態は、実施形態2、実施形態3の場合にも適用可能である。

[0065] (実施形態5)

本発明にかかるさらに別のIII族窒化物半導体結晶の製造方法は、図6を参照して、下地基板1上に1個以上のIII族窒化物結晶10を成長させる工程として、図6Aに示す下地基板1に1個以上の種結晶4を配置する工程と、図6Bに示す種結晶4を核としてIII族窒化物半導体結晶10を成長させる工程とを含む。なお、種結晶は、特に制限はないが、品質のよい結晶を得る点から、成長させようとするIII族窒化物半導体結晶と同種の結晶であることが好ましい。

[0066] 種結晶を配置する1つの方法(実施形態5a)として、下地基板1上に種結晶4をおいた場合、種結晶を核として成長したIII族窒化物半導体結晶10が下地基板1に固着することが少なく、図6Cに示すように、少しの力を加えただけでIII族窒化物半導体結晶10を下地基板1から分離することができる。なお、III族窒化物半導体結晶10が下地基板1から外れにくい場合は、III族窒化物結晶半導体結晶10における下地基板1に接する下面10aを、レーザなどにより切断することにより、またはKOHなどの強塩基によってエッチングすることにより、III族窒化物半導体結晶10を下地基板1から分離することもできる。

[0067] また、種結晶を配置する別の方法(実施形態5b)として、図7Aに示すように、下地基板1上に下地III族窒化物結晶9を形成する工程、1個以上の開口部2aを有するマスク層2(マスク部2p)を形成する工程、図7Bに示すように、開口部2a下に位置する下地III族窒化物結晶9aをエッチングする工程、図7Cに示すように、マスク部2pを除去する工程を含み、残った下地III族窒化物結晶を種結晶4として、下地基板1上に配置するものである。

[0068] 実施形態5bにおいては、種結晶4として残った下地III族窒化物結晶を核としてIII族窒化物半導体結晶10を成長させて、成長させたIII族窒化物結晶半導体結晶10における下地基板1の種結晶4に接する下面10aを、レーザなどにより切断することにより、またはKOHなどの強塩基によってエッチングすることにより、III族窒化物半導体結晶10を下地基板1から分離することができる。

[0069] 本実施形態(実施形態5aおよび実施形態5b)においては、下地基板と種結晶の密着度が低い、もしくは接触面積が小さいことから、クラックを発生させることなく幅が50000 μ mのIII族窒化物半導体結晶を成長させることが可能となる。

[0070] 本実施形態におけるIII族窒化物半導体結晶の成長速度、不純物濃度に関しては、実施形態1と同様である。III族窒化物半導体結晶の正面および正面と指数面とのオフ角は、種結晶の正面および正面と指数面とのオフ角と密接な関係にある。すなわち、結晶系が六方晶系の種結晶の場合は、通常、種結晶の正面の指数面と同一の指数面を正面とするIII族窒化物結晶が成長しやすい。また、種結晶がそれ以外の場合は、下地基板の表面の原子配列を模した面、たとえばSi(111)面ならばIII族窒化物結晶は(0001)面が成長しやすい。また、種結晶の正面とある指数面とのオフ角とIII族窒化物結晶の正面とその指数面とのオフ角はおおむね一致する。

[0071] ここで、III族窒化物半導体結晶は、六方晶系または立方晶系に属するため、図8に示すように、上記実施形態1～実施形態5において成長するIII族窒化物半導体結晶10の形状は、下面10aおよび上面10bが六角形状である六角平板状(図8A)、下面10aおよび上面10bが四角形状である四角平板状(図8B)または下面10aおよび上面10bが三角形状である三角平板状(図8C)となりやすい。ここで、四角平板には、四角形の形状が正方形、長方形、ひし形となるものが含まれる。また、図8に示すように、上記六角平板、四角平板または三角平板の下面10aと側面10sとのなす角 θ は、結晶の成長条件により、30°～90°の角度をとり得る。特に、上記の角 θ は、60°および90°付近の値をとることが多い。

[0072] なお、図8に示すように、III族窒化物半導体結晶10の幅Wとは下面10aにおける一つの辺と向かい合う辺または角との距離をいい、III族窒化物半導体結晶10の厚さTとは、下面10aと上面10bとの距離をいう。

[0073] (実施形態6)

本発明にかかる一つのIII族窒化物半導体デバイスの製造方法は、図1を参照して、図1Aおよび図1Bに示すように、下地基板1上に1個以上のIII族窒化物半導体結晶基板11を成長させる工程と、図1Bに示すように、III族窒化物半導体結晶基板11上に1層以上のIII族窒化物半導体結晶層12を成長させる工程と、図1Cまたは図1Dに示すように、III族窒化物半導体結晶基板11およびIII族窒化物半導体結晶層12から構成されるIII族窒化物半導体結晶10を下地基板1から分離する工程を含み、III族窒化物半導体結晶10の厚さが10 μ m以上600 μ m以下、幅が0. 2mm以上5 0mm以下であるIII族窒化物半導体デバイスの製造方法である。

[0074] 本実施形態におけるIII族窒化物半導体デバイスの製造方法においては、図1を参照して、III族半導体結晶基板11の主面(図1における下面10に相当)の面積は、下地基板1の主面1hの面積より小さくできる。これにより、大きな下地基板を用いても、直接的かつ効率的に半導体デバイス程度の大きさのIII族窒化物半導体デバイスを製造することができる。

[0075] 本実施形態におけるIII族窒化物半導体デバイスの製造方法は、詳しくは、下地基板1上に1個以上のIII族窒化物結晶基板11を成長させる工程として、図1Aに示す下地基板1に1個以上の開口部2aを有するマスク層2を形成する工程と、図1Bに示すマスク層2の開口部2a下に位置する下地基板1の開口面1a上にIII族窒化物半導体結晶基板11を成長させる工程とを含む。ここで、III族窒化物半導体結晶基板11を成長させる方法および条件は、実施形態1におけるIII族窒化物半導体結晶10を成長させる方法および条件と同様である。

[0076] 次に、図1Bに示すように、上記III族窒化物半導体結晶基板11上に、1層以上のII族窒化物半導体結晶層12を成長させる。このように既にチップ状のIII族窒化物半導体結晶基板11上に1層以上のIII族窒化物半導体結晶層12を成長させる工程を設けることにより、III族窒化物半導体結晶基板11およびIII族窒化物半導体結晶層12から構成されるIII族窒化物半導体結晶10の表面加工、さらにはその後のチップ化の工程を省略することができる。ここで、III族窒化物半導体結晶層12の成長方法には、特に制限がなく、HVPE法、MOCVD法、MBE法などの各種気相成長法が

好ましく用いられ、結晶層表面の平坦性に優れる点からMOCVD法が特に好ましく用いられる。

[0077] ここで、図1Bに示すように、III族窒化物半導体結晶基板11上に、1層以上のIII族窒化物半導体結晶層12として、たとえば、n型III族窒化物半導体結晶層21であるn型GaN層、発光層22である $In_{0.2}Ga_{0.8}N$ 層22aおよび $Al_{0.2}Ga_{0.8}N$ 層22b、p型III族窒化物半導体結晶層23であるp型GaN層を順次成長させる。ここで、n型III族窒化物半導体結晶層21、発光層22およびp型III族窒化物半導体結晶層23はいずれもIII族窒化物半導体結晶基板11の主面上、すなわち、下地基板1の主面1hにほぼ平行な面上で成長させる。

[0078] 次に、図示はしないが、III族窒化物半導体結晶層12の最上面(p型III族窒化物半導体結晶層23の上面に相当)にp側電極を形成した後、図1Cまたは図1Dに示すように、III族窒化物半導体結晶基板11とIII族窒化物半導体結晶層12から構成されるIII族窒化物半導体結晶10を下地基板1から分離する。このIII族窒化物半導体結晶10を下地基板1から分離する方法は、実施形態1と同様である。以上のように、III族窒化物半導体結晶基板11、III族窒化物半導体結晶層12およびp側電極のいずれの主面も、下地基板1の主面1hとほぼ平行に積層されている。

[0079] さらに、図示はしないが、下地基板1から分離したIII族窒化物半導体10の下面10a(III族窒化物半導体基板11の下面に相当)にn側電極を形成することによって半導体デバイスが得られる。

[0080] 図8を参照して、上記III族窒化物結晶10の形状が、六角平板状、四角平板状または三角平板状の形状をとりやすく、この平板の側面10sと下面10aとのなす角 θ が、 30° 以上 90° 以下の角をとり得ることから、上記実施形態5において得られる半導体デバイスの形状も、六角平板状、四角平板状または三角平板状の形状をとりやすく、この平板の側面と下面とのなす角 θ も、 30° 以上 90° 以下の角をとり得る。したがって、半導体デバイスの上面と下面の大きさは必ずしも一致しないが、半導体デバイスの幅に対して厚さが著しく小さいため、上面と下面との大きさの差は小さく、このまま半導体デバイスとして使用することが可能である。また、半導体デバイスの側面が下面および上面に対して垂直になるように裁断することにより、上面と下面との大きさ

を一致させることも可能である。なお、このことは、以下の実施形態7～実施形態10における半導体デバイスについても同様である。

[0081] 本実施形態のIII族窒化物半導体結晶基板の成長速度は、 $10 \mu\text{m}$ 以上 $300 \mu\text{m}$ 以下であることが好ましい。III族窒化物半導体結晶基板の成長速度が、 $10 \mu\text{m}$ 未満であると製造効率が低下し、 $300 \mu\text{m}$ を超えるとIII族窒化物半導体結晶基板に空孔などの欠陥が導入されやすくなりクラックが発生しやすくなる。

[0082] また、本実施形態のIII族窒化物結晶基板の不純物濃度は、 $5 \times 10^{19} \text{cm}^{-3}$ 以下であることが好ましい。III族窒化物結晶基板の不純物濃度は、 $5 \times 10^{19} \text{cm}^{-3}$ を超えると、I II族窒化物半導体結晶基板に欠陥が導入されやすくなりクラックが発生しやすくなる。

[0083] また、本実施形態のIII族窒化物結晶基板の主面と、(0001)面、(1-100)面、(1 1-20)面、(1-101)面、(1-102)面、(11-21)面および(11-22)面のうちのいずれかの面とのなすオフ角が、 0° 以上 4° 以下であることが好ましい。ここで、オフ角が 0° とは、III族窒化物結晶基板の主面と、(0001)面、(1-100)面、(11-20)面、(1-101)面、(1-102)面、(11-21)面および(11-22)面のうちのいずれかの面とが平行であることを意味する。このオフ角が 4° を超えると、III族窒化物結晶基板に欠陥が導入されやすくなりクラックが発生しやすくなる。

[0084] ここで、結晶系が六方晶系の下地基板の場合は、通常、下地基板の主面の指数面と同一の指数面を主面とするIII族窒化物結晶基板が成長しやすい。また、下地基板がそれ以外の場合は、下地基板の表面の原子配列を模した面、たとえばSi(111)面ならばIII族窒化物結晶は(0001)面が成長しやすい。また、下地基板の主面とある指数面とのオフ角とIII族窒化物結晶基板の主面とその指数面とのオフ角はおおむね一致する。

[0085] (実施形態7)

本発明にかかる別のIII族窒化物半導体デバイスの製造方法は、図2を参照して、下地基板1上に1個以上のIII族窒化物結晶基板11を成長させる工程として、図2Aに示す下地基板1に1個以上の開口部2aを有するマスク層2を形成する工程と、図2Bに示すマスク層2の開口部2a下に位置する下地基板の開口面1aおよび開口部2a

を取り囲むマスク層の一部上面2b上にIII族窒化物半導体結晶基板11を成長させる工程とを含む。ここで、III族窒化物半導体結晶基板11を成長させる方法および条件は、実施形態2におけるIII族窒化物半導体結晶10を成長させる方法および条件と同様である。

[0086] 次に、図2Bに示すように、実施形態5と同様にして、上記III族窒化物半導体結晶基板上に1層以上のIII族窒化物半導体結晶層12を成長させる。次いで、図示はしないが、III族窒化物半導体結晶層12の最上面にp側電極を形成する。次に、図2Cおよび図2Dに示すように、実施形態2と同様にして、III族窒化物半導体結晶基板11およびIII族窒化物半導体結晶層12から構成されるIII族窒化物半導体結晶10を上記下地基板1から分離する。さらに、図示はしないが、下地基板1から分離したIII族窒化物半導体10の下面10a(III族窒化物半導体基板11の下面に相当)にn側電極を形成することによって半導体デバイスが得られる。

[0087] また、本実施形態におけるIII族窒化物半導体結晶基板の成長速度、不純物濃度、主面と指面とのオフ角に関しては、実施形態6と同様である。

[0088] (実施形態8)

本発明にかかるまた別のIII族窒化物半導体デバイスの製造方法は、図3を参照して、下地基板1上に1個以上のIII族窒化物結晶基板11を成長させる工程として、図3Aに示す下地基板1に1個以上の開口部2aを有するマスク層2を形成する工程と、図3Bに示すマスク層2の開口部2a下に位置する下地基板の開口面1aにIII族窒化物半導体結晶基板11を成長させるとともに、マスク層2上に極性が反転したIII族窒化物半導体極性反転結晶3を成長させる工程とを含む。ここで、III族窒化物半導体結晶基板11を成長させる方法および条件は、実施形態3におけるIII族窒化物半導体結晶10を成長させる方法および条件と同様である。

[0089] 次に、図3Bに示すように、実施形態5と同様にして、上記III族窒化物半導体結晶基板上に1層以上のIII族窒化物半導体結晶層12を成長させる。次いで、図示はしないが、III族窒化物半導体結晶層12の最上面にp側電極を形成する。次に、図3Cおよび図3Dに示すように、実施形態3と同様にして、III族窒化物半導体結晶基板11とIII族窒化物半導体結晶層12から構成されるIII族窒化物半導体結晶10を上記

下地基板1から分離する。さらに、図示はしないが、下地基板1から分離したIII族窒化物半導体10の下面10a(III族窒化物半導体基板11の下面に相当)にn側電極を形成することによって半導体デバイスが得られる。

[0090] また、本実施形態におけるIII族窒化物半導体結晶基板の成長速度、不純物濃度、主面と指数面とのオフ角に関しては、実施形態6と同様である。

[0091] (実施形態9)

本発明にかかるさらに別のIII族窒化物半導体デバイスの製造方法は、下地基板1上に1個以上のIII族窒化物結晶基板11を成長させる工程として、図4を参照して、図4Aに示すように下地基板1上に2個以上の小開口部2sの群により形成される開口部2aを1個以上有するマスク層2を形成する工程と、図4Bに示すように少なくともこのマスク層2の開口部2a下に位置する下地基板1の開口面1a上にIII族窒化物半導体結晶基板11を成長させる工程と、同じく図4Bに示すように、III族窒化物半導体結晶基板11上に1層以上のIII族窒化物半導体結晶層12を成長させる工程とを含む。

[0092] 開口部2aの大きさが大きくなるほど成長するIII族窒化物結晶基板11にクラックが発生しやすくなる傾向があるが、開口部2aを小開口部2sの群により形成することにより、III族窒化半導体結晶基板11のクラック発生を抑制することができる。小開口部によるIII族窒化物半導体結晶基板のクラック抑制効果は、III族窒化物結晶基板の幅(開口部の幅にほぼ等しい)が200 μ m以上で特に大きく、クラックを発生させずに幅が50000 μ mのIII族窒化物半導体結晶基板を成長させることも可能となる。

[0093] 図5を参照して、マスク層2の開口部2aは、2以上の小開口部2bの群から形成されている。小開口部2bの配列は特に制限はないが、III族窒化物半導体結晶基板を均一に成長させる観点から、均一に一定の間隔で、開口部の中心が正三角形または正四角形の頂点となるように配列されていることが好ましい。また、小開口部の幅W_sは0.5 μ m以上200 μ m以下が好ましく、小開口部の間隔P_sは1 μ m以上250 μ m以下が好ましい。小開口部の幅W_sが0.5 μ m未満であると安価なフォトリソグラフィーが使用できなくなり製造コストが上がり、200 μ mを超えるとIII族窒化物半導体結晶基板のクラックを抑制する効果が低減する。小開口部の間隔P_sが1 μ m未満であると安価なフォトリソグラフィーが使用できなくなり製造コストが上がり、250 μ mを超えると

るとIII族窒化物半導体結晶基板のクラックを抑制する効果が低減する。

[0094] 本実施形態においては、上記のように小開口部の幅 W_s および小開口部の間隔 P_s が小さいため、開口面1aの領域内の小開口面1s上のみならずマスク部2p上にもIII族窒化物半導体結晶基板が成長する。また、本実施形態におけるIII族窒化物半導体結晶基板の成長速度、不純物濃度、主面と指数面とのオフ角に関しては、実施形態6と同様である。また、本実施例形態は、実施形態7、実施形態8の場合にも適用可能である。

[0095] (実施形態10)

本発明にかかるさらに別のIII族窒化物半導体デバイスの製造方法は、図6を参照して、下地基板1上に1以上のIII族窒化物結晶基板11を成長させる工程として、図6Aに示す下地基板1に1以上の種結晶4を配置する工程と、図6Bに示す種結晶4を核としてIII族窒化物半導体結晶基板11を成長させる工程とを含む。ここで、種結晶は、特に制限はないが、品質のよい結晶を得る点から、成長させようとするIII族窒化物半導体結晶基板と同種の結晶であることが好ましい。

[0096] 次に、図6Bに示すように、実施形態5と同様にして、上記III族窒化物半導体結晶基板11上に1層以上のIII族窒化物半導体結晶層12を成長させる。次いで、図示はしないが、III族窒化物半導体結晶層12の最上面にp側電極を形成する。

[0097] 次に、図6Cに示すように、実施形態5と同様にして、III族窒化物半導体結晶基板11およびIII族窒化物半導体結晶層12から構成されるIII族窒化物半導体結晶10を上記下地基板1から分離する。本実施形態において、実施形態5aと同様に、下地基板1上に種結晶2を置いた場合(実施形態10a)には、種結晶4を核として成長したIII族窒化物半導体結晶10が下地基板1に固着することが少なく、少しの力を加えただけでIII族窒化物半導体結晶10を下地基板1から分離することができる。

[0098] また、種結晶を配置する別の方法(実施形態10b)として、図7Aに示すように、下地基板1上に下地III族窒化物結晶9を形成する工程、1個以上の開口部2aを有するマスク層2(マスク部2p)を形成する工程、図7Bに示すように、開口部2a下に位置する下地III族窒化物結晶9aをエッチングする工程、図7Cに示すように、マスク部2pを除去する工程を含み、残った下地III族窒化物結晶を種結晶4として、下地基板1上に

配置するものである。

[0099] 実施形態10bにおいては、種結晶4として残った下地III族窒化物結晶を核としてII族窒化物半導体結晶基板11を成長させて、このIII族窒化物半導体結晶基板11上に1層以上のIII族窒化物結晶層12を成長させてIII族窒化物半導体結晶10を形成し(図7Dを参照)、このIII族窒化物結晶半導体結晶10における下地基板1の種結晶4に接する下面10aを、レーザなどにより切断することにより、またはKOHなどの強塩基によってエッチングすることにより、III族窒化物半導体結晶10を下地基板1から分離することができる(図7Eを参照)。

[0100] 本実施形態(実施形態10aおよび実施形態10b)においては、下地基板と種結晶の密着度が低い、もしくは接触面積が小さいことから、クラックを発生させることなく幅が50000 μ mのIII族窒化物半導体結晶を成長させることが可能となる。

[0101] さらに、図示はしないが、下地基板1から分離したIII族窒化物半導体結晶10の下面10a(III族窒化物半導体結晶基板11の下面に相当)にn側電極を形成することによって半導体デバイスが得られる。

[0102] 上記実施形態6～実施形態10においては、下地基板1からIII族窒化物半導体結晶10を、レーザ照射またはエッチングによって分離する際に、分離面となるIII族窒化物半導体結晶基板11の裏面(III族窒化物半導体結晶層が形成されていない面をいう、以下同じ)(図1～図4および図6、図7において、III族窒化物半導体結晶10の下面10aに相当)には、凹凸表面が形成される。この凹凸表面の存在により、光の取り出し効率が向上する。また、この凹凸表面の表面粗さ R_{p-v} は、0.01 μ m以上50 μ m以下であることが好ましい。 R_{p-v} が0.01 μ m未満であると光の取り出し効率の向上効果が小さくなり、 R_{p-v} が50 μ mを超えるとn側電極の形成が難しくなる。ここで、凹凸表面の表面粗さ R_{p-v} とは、凹凸表面における凸部と凹部との高低差距離の最大値をいう。なお、凹凸表面の表面粗さ R_{p-v} は、レーザ干渉計などを用いて測定することができる。

[0103] (実施形態11)
本発明にかかる一つの半導体デバイスは、図9を参照して、III族窒化物半導体結

晶10を含むIII族窒化物半導体デバイスであって、上記III族窒化物半導体結晶10はIII族窒化物半導体結晶基板11とその上に成長させられた1層以上のIII族窒化物半導体結晶層12とから構成されている。かかる構成を有するIII族窒化物半導体デバイスは、従来よりも少ない工程で効率よく製造することができる。

[0104] 上記半導体デバイスは、より具体的には、図9を参照して、III族窒化物半導体結晶基板11上に、1層以上のIII族窒化物半導体結晶層12として、n型窒化物半導体結晶層21であるn型GaN層、発光層22である $In_{0.2}Ga_{0.8}N$ 層22aおよび $Al_{0.2}Ga_{0.8}N$ 層22b、p型窒化物半導体結晶層23であるp型GaN層が順次形成され、さらにIII族窒化物半導体結晶10の下面(III族窒化物半導体結晶基板11の下面に相当)にn側電極51、III族窒化物半導体結晶10の上面(p型窒化物半導体結晶層23の上面に相当)にはp側電極が形成されたLEDとして機能するIII族窒化物半導体デバイス90であり、発光98を発する。なお、発光層22を、たとえばGaN層と $In_{0.2}Ga_{0.8}N$ 層の2層構造を多層重ねたMQW(Multi-Quantum Well)構造としてもよい。

[0105] (実施形態12)

本発明にかかる別の半導体デバイスは、具体的には、図10を参照して、III族窒化物半導体結晶基板11であるGaN基板上に、1層以上のIII族窒化物半導体結晶層12として、i型GaN層12a、i型 $Al_xGa_{1-x}N$ 層(0≤x≤1)12bが順次形成され、さらにi型 $Al_xGa_{1-x}N$ 層12bの上面にソース電極53、ゲート電極54およびドレイン電極55が形成されたHEMT(High Electron Mobility Transistor;高電子移動度トランジスタ)として機能する半導体デバイス100である。

[0106] (実施形態13)

本発明にかかるさらに別の半導体デバイスは、具体的には、図11を参照して、III族窒化物半導体結晶基板11であるGaN基板上に、1層以上のIII族窒化物半導体結晶層12としてn⁻型GaN層が形成され、さらにIII族窒化物半導体結晶基板11の下面にオーム電極56、n⁻型GaN層の上面にショットキー電極57が形成されたショットキーダイオードとして機能する半導体デバイス110である。

[0107] (実施形態14)

本発明にかかるさらに別の半導体デバイスは、具体的には、図12を参照して、III

族窒化物半導体結晶基板11であるGaN基板上に、1層以上のIII族窒化物半導体結晶層12としてn⁻型GaN層12cが形成され、このn⁻型GaN層12cの一部領域にp型層12dおよびn⁺型層12eを形成し、さらにIII族窒化物半導体結晶基板11の下面にドレイン電極55、n⁻型GaN層の上面にゲート電極54、n⁺型層12eの上面にソース電極53が形成された縦型MIS (Metal Insulator Semiconductor; 金属－絶縁体－半導体)トランジスタとして機能する半導体デバイス120である。

[0108] (実施形態15)

本発明にかかる一つの発光機器は、図13を参照して、上記の一つのIII族窒化物半導体デバイスを含む発光機器130であって、このIII族窒化物半導体デバイスは、I II族窒化物半導体結晶基板11と、III族窒化物半導体結晶基板の第1の正面11aの側に、n型III族窒化物半導体層21と、III族窒化物半導体基板11から見てn型III族窒化物半導体結晶層21より遠くに位置するp型III族窒化物半導体結晶層23と、n型III族窒化物半導体結晶層21およびp型III族窒化物半導体結晶層23の間に位置する発光層22とを備え、III族窒化物半導体結晶基板11の比抵抗が0.5 Ω・cm以下であり、p型III族窒化物半導体結晶層23の側をダウン実装し、III族窒化物半導体結晶基板11の第1の正面と反対側の正面である第2の正面11bから光を放出することを特徴とする。

[0109] この構成では、電気抵抗の低い窒化物半導体基板の裏面(第2の正面11b)にn側電極を設けるので、小さな被覆率すなわち大きな開口率でn側電極を設けても電流を窒化物半導体基板全体にゆきわたさせて流すことができる。このため、放出面で光を吸収される率が小さくなり、発光効率を高くすることができる。なお、光の放出は第2の正面だけでなく側面からなされてもよいことは言うまでもない。以下の発光機器においても同様である。

[0110] また、電気抵抗が高いp型窒化物半導体結晶層23の側は光放出面にならないので、p型窒化物半導体結晶層23の全面にp側電極52を形成することができ、大電流を流し発熱を抑える上でも、また発生した熱を伝導で逃がす上でも好都合の構造となることが可能となる。すなわち、熱的要件のために受ける制約が非常に緩和される。このため、電気抵抗を低下させるために、p側電極とn側電極とを入り組ませた櫛型形

状などにする必要がない。

[0111] (実施形態16)

本発明にかかる別の発光機器は、図13を参照して、上記の一つのIII族窒化物半導体デバイスを含む発光機器130であって、このIII族窒化物半導体デバイスは、III族窒化物半導体結晶基板11のGaN基板と、GaN基板の第1の主面の側に、n型III族窒化物半導体結晶層21であるn型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層($0 \leq x \leq 1$)と、GaN基板から見てn型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層より遠くに位置するp型III族窒化物半導体結晶層23であるp型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層($0 \leq x \leq 1$)と、n型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層およびp型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層の間に位置する発光層22とを備え、GaN基板の転位密度が、 $10^8/\text{cm}^2$ 以下であり、p型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層の側をダウン実装し、GaN基板の前記第1の主面と反対側の主面である第2の主面から光を放出することを特徴とする。

[0112] この構成によれば、上記本発明におけるGaN基板は導電性を有することを前提とし、電気抵抗を低減することは容易なので、上記の発光装置における作用効果に加えて、GaN基板の転位密度が、 $10^8/\text{cm}^2$ 以下であるので結晶性が高いこと、および高い開口率により第2の主表面からの光出力を高めることができる。また、側面からも光を放出する。

[0113] さらに、GaN基板が導電性に優れることから、サージ電圧に対する保護回路をとくに設ける必要がなく、また耐圧性も非常に優れたものにできる。また、複雑な加工工程を行なうことがないので、製造コストを低減することも容易化される。

[0114] 本実施形態の発光機器において、III族窒化物結晶基板であるGaN基板は、Si(シリコン)および/またはO(酸素)ドープによりn型化されており、O原子濃度が、 $1 \times 10^{17}\text{cm}^{-3} \sim 5 \times 10^{19}\text{cm}^{-3}$ の範囲にあり、GaN基板の厚さが $100\mu\text{m}$ 以上 $600\mu\text{m}$ 以下であることが好ましい。基板のSi原子および/またはO原子濃度は基板の比抵抗と光透過率に大きな影響を与え、基板の厚さは基板の光透過率に大きな影響を与える。Si原子および/またはO原子濃度が $1 \times 10^{17}\text{cm}^{-3}$ 未満であると光透過率は大きいが比抵抗が大きくなり、 $5 \times 10^{19}\text{cm}^{-3}$ を超えると比抵抗は小さくなるが光透過率が小さくなるため、結果的に発光効率が低下する。また、基板の厚さが $10\mu\text{m}$ 未満であると機械的強度が低下し、 $600\mu\text{m}$ を超えると光透過率が低下し発光効率が低下す

る。

[0115] さらに、発効効率を高める観点から、基板のSi原子および／またはO原子濃度が $5 \times 10^{18} \text{ cm}^{-3}$ 以上 $2 \times 10^{19} \text{ cm}^{-3}$ 以下、基板の厚さが $200 \mu \text{m}$ 以上 $600 \mu \text{m}$ 以下および第2の正面の光を放出する矩形状の面の両方の幅が50mm以下であること、基板のSi原子および／またはO原子濃度が $3 \times 10^{18} \text{ cm}^{-3}$ 以上 $5 \times 10^{18} \text{ cm}^{-3}$ 以下、基板の厚さが $400 \mu \text{m}$ 以上 $600 \mu \text{m}$ 以下および第2の正面の光を放出する矩形状の面の両方の幅が3mm以下であること、基板のSi原子および／またはO原子濃度が $5 \times 10^{18} \text{ cm}^{-3}$ 以上 $5 \times 10^{19} \text{ cm}^{-3}$ 以下、基板の厚さが $100 \mu \text{m}$ 以上 $200 \mu \text{m}$ 以下および第2の正面の光を放出する矩形状の面の両方の幅が3mm以下であることがより好ましい。

[0116] また、本実施形態の発光機器において、上記p型 $\text{Al}_{x} \text{Ga}_{1-x} \text{N}$ 層($0 \leq x \leq 1$)に接してダウン側に位置するp型GaNバッファ層と、そのp型GaNバッファ層に接して位置するp型 $\text{In}_{y} \text{Ga}_{1-y} \text{N}$ コンタクト層($0 \leq y \leq 1$)とを備えることが好ましい。p型GaNバッファ層を備えることにより、p型GaNバッファ層でホール濃度を高めて発効効率を高めることができ、p型 $\text{In}_{y} \text{Ga}_{1-y} \text{N}$ コンタクト層を備えることにより、p側電極の接触抵抗を低減することができる。さらに、上記p型 $\text{In}_{y} \text{Ga}_{1-y} \text{N}$ コンタクト層のMg原子濃度は $1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1 \times 10^{21} \text{ cm}^{-3}$ 以下であることが好ましい。Mg原子濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 未満であると接触抵抗低減効果が小さくなり、 $1 \times 10^{21} \text{ cm}^{-3}$ を超えるとp型 $\text{In}_{y} \text{Ga}_{1-y} \text{N}$ コンタクト層の結晶性が悪くなり、接触抵抗低減効果が小さくなる。また、上記p型 $\text{In}_{y} \text{Ga}_{1-y} \text{N}$ コンタクト層に接するp側電極は、Ag、AlおよびRhのいずれかから形成されことが好ましい。p側電極をAg、AlおよびRhのいずれかから形成することにより、搭載部、すなわち発光素子底部からの反射率を大きくしてロスされる光を少なくでき、光出力を大きくできる。

[0117] (実施形態17)

本発明にかかる別の発光機器は、図13を参照して、上記の一つのIII族窒化物半導体デバイスを含む発光機器130であって、このIII族窒化物半導体デバイスは、III族窒化物半導体結晶基板11であるAlN基板と、AlN基板の第1の正面の側に、n型III族窒化物半導体結晶層21であるn型 $\text{Al}_{x} \text{Ga}_{1-x} \text{N}$ 層($0 \leq x \leq 1$)と、AlN基板から見てn型 $\text{Al}_{x} \text{Ga}_{1-x} \text{N}$ 層より遠くに位置するp型III族窒化物半導体結晶層23であるp型Al

Ga_{1-x}N 層 ($0 \leq x \leq 1$) と、n型 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層およびp型 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層の間に位置する発光層とを備え、AlN基板の熱伝導率が、 $100\text{W}/(\text{m}\cdot\text{K})$ 以上であり、p型 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層の側をダウン実装し、AlN基板の第1の主面と反対側の主面である第2の主面から光を放出することを特徴とする。

[0118] AlNは非常に熱伝導率が高く、放熱性に優れているため、上記のp型 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層からリードフレームなどに熱を伝達して、発光機器における温度上昇を抑制することができる。また、上記AlN基板からも熱を放散し、温度上昇の抑制に貢献することができる。

[0119] 本実施形態の発光機器は、p型窒化物半導体結晶層に接してそのp型窒化物半導体結晶層の表面にわたって離散的に配置される第1のp側電極と、その第1のp電極の間隙を充填して、p型窒化物半導体層と第1のp側電極とを被覆する、Ag、AlおよびRhのいずれかからなる第2のp側電極とを備えることが好ましい。このような第1および第2のp側電極を備えることにより、p電極に導入された電流を面内にわたって充分広げた上で反射率を高めて光出力を向上できる。さらに、上記第1のp電極のp型窒化物半導体層の表面における被覆率は10%以上40%以下であることが好ましい。第1のp電極のp型窒化物半導体層の表面における被覆率が10%未満であると電流をエピタキシャル層全面にわたってむらなく広げることができなくなり、40%を超えると離散的に配置されたp側電極による光取り出し効率に対する悪影響を無視できなくなる。

[0120] なお、全ての実施形態において、下地基板1として有効な結晶は、欠陥密度を小さくする観点からデバイスを構成する結晶層と結晶構造ならびに格子定数が同一なもの、たとえば、下地基板1としてGaN結晶を用いて、III族窒化物結晶11としてGaN結晶を、III族窒化物半導体層12としてGaN層を積層するものが最も好ましい。次に、結晶構造が同一かつ、格子定数が近いもの、たとえば、下地基板1としてAlN結晶またはSiC結晶を用いてI、II族窒化物結晶11としてGaN結晶を、III族窒化物半導体層12としてGaN層を積層するが好ましい。

実施例

[0121] 以下、本発明にかかるIII族窒化物半導体結晶の製造方法に基づいて作製された

半導体デバイスを実施例として、従来のIII族窒化物半導体結晶の製造方法に基づいて作製された半導体デバイスを比較例として具体的に説明する。

[0122] (比較例1)

図14を参照して、図14Aに示すように、下地基板1として30mm×30mm×厚さ400 μ mのサファイア基板上に、マスク層2としてスパッタ法により厚さ50nmのSiO₂層を形成(第1工程)した後、フォトリソグラフィー法により開口部幅4 μ mの四角形状の開口部を8 μ m間隔で設けた(第2工程)。

[0123] 次に、図14Bに示すように、下地基板1およびマスク層2上に、HVPE法により、GaClガス流量35sccm(1sccmとは、標準状態(1013hPa, 0°C)のガスが1分間に1cm³流れる流量を示す、以下同じ)、NH₃ガス流量6000sccm、成長温度1050°Cで、成長時間15時間の条件で、III族窒化物半導体結晶基板11となる厚さ1300 μ mのGaN結晶を成長させた(第3工程)。その後、図14Cに示すように、下地基板1であるサファイア基板を研削により除去した(第4工程)後、上記GaN結晶を内周刃によりスライスして(第5工程)、厚さ550 μ mのGaN基板を2枚得た。

[0124] さらに、このGaN基板を研削・研磨盤の結晶ホルダに取り付ける工程(第6工程)、GaN基板のGa面(Ga原子からなる原子面)側を研削する工程(第7工程)、GaN基板を結晶ホルダから取り外し、その表裏を逆にして結晶ホルダに取り付ける工程(第8工程)、GaN基板のN面(N原子からなる原子面)側を研削する工程(第9工程)、GaN基板のN面側を研磨する工程(第10工程)、GaN基板を結晶ホルダから取り外し、その表裏を逆にして結晶ホルダに取り付ける工程(第11工程)、続いてGa面側を研磨する工程(第12工程)、GaN基板を結晶ホルダから取り外す工程(第13工程)、GaN基板を洗浄する工程(第14工程)を経て、III族窒化物半導体結晶基板11として厚さ400 μ mのGaN基板を得た。

[0125] 次に、図14Dに示すように、上記の厚さ400 μ mのGaN基板(III族窒化物半導体結晶基板11)上に、MOCVD法により、1層以上のIII族窒化物半導体結晶層12として、厚さ5 μ mのn型GaN層21、厚さ3nmのIn_{0.2}Ga_{0.8}N層22、厚さ60nmのAl_{0.2}Ga_{0.8}N層23、厚さ150nmのp型GaN層24を順次成長させた(第15工程)。さらに、各チップに分離したときにGaN基板の下面の中央部になる位置に直径80 μ m×厚さ1

00nmのn側電極51を形成し(第16工程)、p型GaN層24の上面に厚さ100nmのp側電極52を形成した(第17工程)。次いで、図14Eに示すように、上記III族窒化物半導体結晶10を400 μ m × 400 μ mの各チップに分離して(第18工程)、III族窒化物半導体デバイス50であるLEDを形成した。このように、従来の製造方法においては、このLEDを製造するために18の製造工程を要した。このLEDにおけるGaN基板の裏面の凹凸表面の表面粗さ $R_{\text{p-v}}$ をレーザ干渉計で測定したところ、0. 004 μ mであった。このLEDは、ピーク波長が450nmの発光スペクトルを有していた。このピーク波長における発光スペクトルの強度を正面の面積で割った強度、すなわち、単位面積当たりの強度を1. 0として、以下の実施例におけるLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を相対強度として評価した。ここで、LEDの発光スペクトルの測定は分光光度計を用いて行なった。結果を表1にまとめた。

[0126] (実施例1)

本実施例は、上記実施形態6に対応する実施例である。図1を参照して、図1Aに示すように、下地基板1として厚さ400 μ mのサファイア基板上に、マスク層2としてスパッタ法により厚さ50nmのSiN層を形成(第1工程)した後、フォトリソグラフィー法により、開口部間隔 P_w が410 μ mとなるように開口部幅 W_w が400 μ mの四角形状の開口部を設けた(第2工程)。

[0127] 次に、図1Bに示すように、HVPE法により、GaClガス流量が100sccm、NH₃ガス流量が6000sccm、成長温度が1050°C、成長時間が20分(0. 33時間)の条件で結晶を成長させたところ(第3工程)、下地基板1の開口面1a上のみに、III族窒化物半導体結晶基板11として400 μ m × 400 μ m × 厚さ25 μ mのGaN基板が得られた。続いて、MOCVD法により、上記III族窒化物半導体結晶基板11上に、比較例1と同様に、1層以上のIII族窒化物半導体結晶層12として、n型窒化物半導体結晶層21であるn型GaN層、発光層22であるIn_{0.2}Ga_{0.8}N層22aおよびAl_{0.2}Ga_{0.8}N層22b、p型窒化物半導体結晶層23であるp型GaN層を順次成長させた(第4工程)。

[0128] 次に、図示はしないが、p型窒化物半導体結晶層23の上面に厚さ100nmのp側電極を形成した(第5工程)後、図1Cに示すように、エキシマレーザ(波長250nm)をIII

族窒化物半導体結晶10と下地基板1との界面に照射して、III族窒化物半導体結晶10と下地基板1とを分離した(第6工程)。さらに、図示はしないが、III族窒化物半導体結晶10におけるGaN基板の下面の中央部に直径 $80 \mu m$ ×厚さ100nmのn側電極を形成して(第7工程)、本実施例のLEDを得た。本LEDにおけるGaN基板の裏面の凹凸表面の表面粗さ R_{p-v} は $0.035 \mu m$ であった。比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とするとき、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.1であった。結果を表1にまとめた。

[0129] (実施例2)

本実施例は、上記実施形態6に対応する実施例であり、実施例1よりも大きいLEDに関する実施例である。すなわち、マスク層における開口部を、開口部間隔 P_w が $3010 \mu m$ 、開口部幅 W_w が $3000 \mu m$ となるように形成し、下地基板の開口面上に $3000 \mu m \times 3000 \mu m \times$ 厚さ $25 \mu m$ のGaN基板を得た他は、実施例1と同様の工程でLEDを作製した。したがって、全工程数は、実施例1と同様に7である。本LEDにおけるGaN基板の裏面の凹凸表面の表面粗さ R_{p-v} は $0.048 \mu m$ であった。比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とするとき、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.1であった。結果を表1にまとめた。

[0130] (実施例3)

本実施例は、上記実施形態7に対応する実施例である。図2を参照して、図2Aに示すように、下地基板1として厚さ $400 \mu m$ のGaN基板上に、マスク層2としてスピッタ法により厚さ50nmの SiO_2 層を形成(第1工程)した後、フォトリソグラフィー法により、開口部間隔 P_w が $400 \mu m$ となるように開口部幅 W_w が $100 \mu m$ の四角形状の開口部を設けた(第2工程)。

[0131] 次に、図2Bに示すように、HVPE法により、 $GaCl$ ガス流量が130sccm、 NH_3 ガス流量が6000sccm、成長温度が1050°C、成長時間が50分間(0.83時間)の条件で結晶を成長させたところ(第3工程)、マスク層2の開口部2a下に位置する下地基板1の開口面1a上および開口部2aを取り囲むマスク層の一部上面2b上に、III族窒

化物半導体結晶基板11として300 μ m \times 300 μ m \times 厚さ85 μ mのGaN基板が得られた。続いて、MOCVD法により、上記III族窒化物半導体結晶基板11上に、実施例1と同様に、1層以上のIII族窒化物半導体結晶層12として、n型窒化物半導体結晶層21であるn型GaN層、発光層22であるIn_{0.2}Ga_{0.8}N層22aおよびAl_{0.2}Ga_{0.8}N層22b、p型窒化物半導体結晶層23であるp型GaN層を順次成長させた(第4工程)。

[0132] 次に、図示はしないが、p型窒化物半導体結晶層23の上面に厚さ100nmのp側電極を形成した(第5工程)後、図1Cに示すように、フッ酸水溶液(フッ酸:1質量%)に浸漬してマスク層2をエッチングにより除去した(第6工程)後、KOH水溶液(KOH:5質量%)に浸漬してIII族窒化物半導体結晶10の下地基板1に接する下面10a(窒素元素からなる原子面)をエッチングすることにより、III族窒化物半導体結晶10と下地基板1とを分離した(第7工程)。さらに、図示はしないが、III族窒化物半導体結晶10におけるGaN基板の下面の中央部に直径80 μ m \times 厚さ100nmのn側電極を形成して(第8工程)、本実施例のLEDを得た。本LEDにおけるGaN基板の裏面の凹凸表面の表面粗さR_{p-v}は1.5 μ mであった。比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とするとき、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.1であった。結果を表1にまとめた。

[0133] (実施例4)

本実施例は、上記実施形態8に対応する実施例である。図3を参照して、図3Aに示すように、下地基板1として厚さ350 μ mのサファイア基板上に、マスク層2としてスパッタ法により厚さ50nmのSiO₂層を形成(第1工程)した後、フォトリソグラフィー法により、開口部間隔P_wが4000 μ mとなるように開口部幅W_wが3000 μ mの四角形状の開口部を設けた(第2工程)。

[0134] 次に、図3Bに示すように、HVPE法により、GaClガス流量が110sccm、NH₃ガス流量が6000sccm、成長温度が980°C、成長時間が5時間の条件で結晶を成長させたところ(第3工程)、下地基板1の開口面1a上にIII族窒化物半導体結晶基板11として3000 μ m \times 3000 μ m \times 厚さ400 μ mのGaN基板が得られ、マスク層2上にII族窒化物半導体極性反転結晶3として極性反転GaN層が得られた。続いて、MOC

VD法により、上記III族窒化物半導体結晶基板11上に、実施例1と同様に、1層以上のIII族窒化物半導体結晶層12として、n型窒化物半導体結晶層21であるn型GaN層、発光層22であるIn_{0.2}Ga_{0.8}N層22aおよびAl_{0.2}Ga_{0.8}N層22b、p型窒化物半導体結晶層23であるp型GaN層を順次成長させた(第4工程)。

[0135] 次に、図示はしないが、p型窒化物半導体結晶層23の上面に厚さ100nmのp側電極を形成した(第5工程)後、図1Cに示すように、KOH水溶液(KOH:5質量%)に浸漬してIII族窒化物半導体極性反転結晶層3を上面3bである窒素元素からなる原子面の方からエッチングにより除去した(第6工程)後、フッ酸水溶液(フッ酸:1質量%)に浸漬してマスク層2をエッチングにより除去した(第7工程)後、KOH水溶液(KOH:5質量%)に浸漬してIII族窒化物半導体結晶10の下地基板1に接する下面10a(窒素元素からなる原子面)をエッチングすることにより、III族窒化物半導体結晶10と下地基板1とを分離した(第8工程)。さらに、図示はしないが、III族窒化物半導体結晶10におけるGaN基板の下面の中央部に直径80 μm×厚さ100nmのn側電極を形成して(第9工程)、本実施例のLEDを得た。本LEDにおけるGaN基板の裏面の凹凸表面の表面粗さR_{p-v}は15 μmであった。比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とするとき、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.2であった。結果を表1にまとめた。

[0136] (実施例5)

本実施例は、上記実施形態6に対応する実施例であり、下地基板として厚さ300 μmのSi基板を用いたこと、III族窒化物半導体結晶基板11の成長において、HVPE法により、AlCl₃ガス流量が150sccm、NH₃ガス流量が7000sccm、成長温度が1050°C、成長時間が30分間(0.5時間)の条件で結晶を成長させて、400 μm×400 μm×厚さ15 μmのAlN基板を得たこと、III族窒化物半導体結晶と下地基板との分離を、下地基板であるSi基板をフッ酸-硝酸水溶液(フッ酸:1質量%、硝酸:1質量%)でエッチングにより除去することにより行なったこと以外は、実施例1と同様にLEDを作製した。したがって、本実施例におけるLED製作の全工程数は7であった。本LEDにおけるAlN基板の裏面の凹凸表面の表面粗さR_{p-v}は0.021 μmであった。

比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とするとき、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.2であった。結果を表1にまとめた。

[0137] (実施例6)

本実施例は、上記実施形態6に対応する実施例であり、下地基板として厚さ300 μ mのAlN基板を用いたこと、III族窒化物半導体結晶基板11の成長において、HPE法により、InCl₃ガス流量が20sccm、GaClガス流量が70sccm、NH₃ガス流量が7500sccm、成長温度が880°C、成長時間が1時間の条件で結晶を成長させて、400 μ m×400 μ m×厚さ15 μ mのIn_{0.1}Ga_{0.9}N基板を得たこと以外は、実施例1と同様にLEDを作製した。したがって、本実施例におけるLED製作の全工程数は7であった。本LEDにおけるIn_{0.1}Ga_{0.9}N基板の裏面の凹凸表面の表面粗さR_{p-v}は0.33 μ mであった。比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とするとき、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.0であった。結果を表1にまとめた。

[0138] (実施例7)

本実施例は、上記実施形態7に対応する実施例であり、下地基板として厚さ300 μ mのSiC基板を用いたこと、III族窒化物半導体結晶基板11の成長において、HPE法により、AlCl₃ガス流量が60sccm、GaClガス流量が70sccm、NH₃ガス分圧が8000sccm、成長温度が1050°C、成長時間が1.5時間の条件で結晶を成長させて、300 μ m×300 μ m×厚さ85 μ mのAl_{0.4}Ga_{0.6}N基板を得たこと以外は、実施例3と同様にLEDを作製した。したがって、本実施例におけるLED製作の全工程数は8であった。本LEDにおけるAl_{0.4}Ga_{0.6}N基板の裏面の凹凸表面の表面粗さR_{p-v}は3.1 μ mであった。比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とするとき、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.3であった。結果を表1にまとめた。

[0139] [表1]

		実施例 1	実施例 2	実施例 3	実施例 4	実施例 5	実施例 6	実施例 7	比較例 1
対応実施形態		形態 6	形態 6	形態 7	形態 8	形態 6	形態 6	形態 7	
下地基板	材料	#7717	#7717	GaN	#7717	Si	AlN	SiC	#7717
マス	7717層材料	Si ₃ N ₄	Si ₃ N ₄	SiO ₂	SiO ₂	Si ₃ N ₄	Si ₃ N ₄	SiO ₂	
ク	開口部間隔 P _x (μm)	410	3010	400	4000	410	410	400	
	開口部幅 W _x (μm)	400	3000	100	3000	400	400	100	
原料ガス	(流量 : sccm)	GaCl (100)	GaCl (100)	GaCl (130)	GaCl (110)	AlCl ₃ (150)	InCl ₃ (20)	AlCl ₃ (60)	GaCl (35)
III族窒化物半導体	成長温度 (°C)	NH ₃ (6000)	NH ₃ (6000)	NH ₃ (6000)	NH ₃ (6000)	NH ₃ (7000)	NH ₃ (7500)	NH ₃ (8000)	NH ₃ (6000)
基板	成長時間 (hr)	0.33	0.33	0.83	5	0.5	1	1.5	1.5
成長結晶種類		GaN	GaN	GaN	GaN	AlN	In _{0.1} Ga _{0.9} N	Al _{0.4} Ga _{0.6} N	GaN
結晶厚さ (μm)		25	25	85	400	15	15	85	400
結晶幅 (μm)		400	3000	300	3000	400	400	300	(30mm)
III族窒化物半導体結晶層	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	
基板と下地基板との分離方法	レーザ照射	研削・研磨							
基板裏面のR _{p-y} (μm)	0.035	0.048	1.5	15	0.021	0.33	3.1	0.004	
LED製造の工程数	7	7	8	9	7	7	8	18	
LEDの相対発光強度	1.1	1.1	1.1	1.2	1.2	1.0	1.3	1.0	

[0140] (実施例8)

本実施例は、上記実施形態10aに対応する実施例である。すなわち、図6を参照して、図6Aに示すように、下地基板1である厚さ300 μ mのサファイア基板1上に、種結晶4として200 μ m \times 200 μ m \times 厚さ100 μ mのAlN微結晶を配置した(第1工程)。次に、図6Bに示すように、このAlN微結晶を核として、HVPE法により、AlCl₃ガス流量が90sccm、NH₃ガス流量が8000sccm、成長温度が1050°C、成長時間が7時間の条件で結晶を成長させたところ(第3工程)、III族窒化物半導体結晶基板11として1000 μ m \times 1000 μ m \times 厚さ400 μ mのAlN基板が得られた。続いて、MOCVD法により、上記III族窒化物半導体結晶基板11上に、実施例1と同様に、1層以上のIII族窒化物半導体結晶層12として、n型窒化物半導体結晶層21であるn型GaN層、発光層22であるIn_{0.2}Ga_{0.8}N層22aおよびAl_{0.2}Ga_{0.8}N層22b、p型窒化物半導体結晶層23であるp型GaN層を順次成長させた(第4工程)。

[0141] 次に、図示はしないが、p型窒化物半導体結晶層23の上面に厚さ100nmのp側電極を形成した(第5工程)後、図6Cに示すように、III族窒化物半導体結晶10に少しの力を加えて、下地基板1からIII族窒化物半導体結晶10を分離した(第6工程)。さらに、図示はしないが、III族窒化物半導体結晶10におけるGaN基板の下面の中央部に直径80 μ m \times 厚さ100nmのn側電極を形成して(第7工程)、本実施例のLEDを得た。本LEDにおけるAlN基板の裏面の凹凸表面の表面粗さR_{p-v}は0.014 μ mであった。比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とするとき、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.0であった。結果を表2にまとめた。

[0142] (実施例9)

本実施例は、上記実施形態10aに対応する実施例であり、下地基板として厚さ300 μ mのSi基板を用いたこと、種結晶として80 μ m \times 80 μ m \times 厚さ50 μ m程度のGaN微結晶を設置したこと、このGaN微結晶を核としてHVPE法により、GaClガス流量が80sccm、NH₃ガス流量が6000sccm、成長温度が1050°C、成長時間が5時間の条件で結晶を成長させてIII族窒化物半導体結晶基板11として700 μ m \times 700 μ m \times 厚さ300 μ mのAlN基板を得たこと以外は、実施例8と同様にLEDを作製した。したがって、本実施例におけるLED製作の全工程数は7であった。本LEDにおける

GaN基板の裏面の凹凸表面の表面粗さ R_{p-v} は0.018 μm であった。比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とすると、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.0であった。結果を表2にまとめた。

[0143] [表2]

		実施例 8	実施例 9
対応実施形態		形態 10	形態 10
下地基板材料		サファイア	Si
種 結 晶	種結晶材料	AlN	GaN
	種結晶厚さ (μm)	100	50
	種結晶幅 (μm)	200	80
III 族 窒 化 物	原料ガス (流量 : sccm)	AlCl ₃ (90) NH ₃ (8000)	GaCl (80) NH ₃ (6000)
半導 体 結 晶 基 板	結晶成長温度 (°C)	1050	1050
	結晶成長時間 (hr)	7	5
	成長結晶種類	AlN	GaN
	結晶厚さ (μm)	400	300
	結晶幅 (μm)	1000	700
III族窒化物半導体結晶層		n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN
基板と下地基板との分離方法		少しの力	少しの力
基板裏面の R_{p-v} (μm)		0.014	0.018
LED製造の工程数		7	7
LEDの相対発光強度		1.0	1.0

[0144] 表1および表2より明らかのように、LEDの発光特性を損なうことなく、LEDの従来の製造方法における11の工程を、本発明にかかる製造方法においては、実施形態6および実施形態10の場合では7の工程に、実施形態7の場合では8の工程に、実施形態8の場合では9の工程に、それぞれ工程数を少なくすることにより、LEDのより効率的な製造が可能となった。

[0145] (実施例9-2)

本実施例は、上記実施形態10bに対応する実施例であり、図7Aに示すように、直径5.08cm(2インチ)の(0001)サファイア基板上に、下地III族窒化物結晶9である

GaN結晶をHVPE法を用いて $10 \mu\text{m}$ 成長させた後(第1工程)、マスク層としてスパッタ法を用いて厚さ $50 \mu\text{m}$ の SiO_2 層を形成し、マスク部幅 W_M が $1500 \mu\text{m}$ 、マスク部間隔 P_M が $3000 \mu\text{m}$ となるようにマスク部2pを作製(第2工程)した。

[0146] 次に、図7Bに示すように、リン酸+硫酸の混酸液中 250°C でエッチングを行い、開口部2a下に位置するGaN結晶(下地III族窒化物結晶9a)を除去(第3工程)した。次いで、図7Cに示すように、フッ酸中で SiO_2 部2pの除去(第4工程)を行ない、残った下地III族窒化物結晶であるGaN結晶を種結晶4としてサファイア基板上に配置した。

[0147] 次に、このGaN結晶(種結晶4)を核として、実施例9と同様にして、HVPE法を用いてIII族窒化物半導体結晶基板11である $2000 \mu\text{m} \times 2000 \mu\text{m} \times$ 厚さ $200 \mu\text{m}$ のGaN結晶基板を成長させた(第5工程)後、このGaN結晶基板上にMOCVDを用いてIII族窒化物半導体結晶層12を成長させ(第6工程)、p側電極を形成(第7工程)した後、実施例1と同様にレーザを用いてIII族窒化物半導体結晶10と種結晶4とを分離(第8工程)した後、n側電極を形成(第9工程)して、LEDを得た。したがって、本実施例におけるLED製作の全工程数は9であった。本LEDにおけるGaN基板の裏面の凹凸表面の表面粗さ R_{p-v} は、 $0.063 \mu\text{m}$ であった。比較例1のLEDのピーク波長450nmにおける発光スペクトルの単位面積当たりの強度を1.0とするとき、本実施例のLEDのピーク波長450nmにおける発光スペクトルの相対強度は1.2であった。

[0148] 本発明にかかるIII族窒化物半導体結晶の製造方法によると、直接半導体デバイス程度の大きさのIII族窒化物半導体結晶を作製することができるため、従来の半導体デバイスの製造の際に必要であったIII族窒化物半導体結晶のスライス、研磨およびチップ化の各工程を不要とし、さらに効率の高いIII族窒化物半導体デバイスの製造が可能となった。

[0149] さらに、以下の実施例10～実施例45および比較例2により、本発明にかかるIII族窒化物半導体デバイスの製造方法において、より好ましい製造条件について検討する。なお、実施例10～実施例38、実施例42～実施例45はいずれも上記実施形態6に対応するものである。実施例39～実施例41はいずれも上記実施形態9に対応す

るものである。

[0150] (実施例10)

図1を参照して、下地基板1として直径5.08cm×厚さ400μmのサファイア基板上に、実施例1と同様の方法で、マスク層として厚さ50nmのSiO₂層を形成し、開口部間隔P_wが260μmで開口部幅W_wが230μmである開口部を設けた。次に、HPE法により表3に示す条件でサファイア基板の開口面上にIII族窒化物半導体結晶基板としてクラックを発生させることなくGaN基板を成長させた。次に、実施例1と同様にして、このGaN基板上に、MOCVD法により、1層以上のIII族窒化物半導体結晶層12として、n型III族窒化物半導体結晶層21である厚さ5μmのn型GaN層、発光層22である厚さ3nmのIn_{0.2}Ga_{0.8}N層22aおよび厚さ60nmのAl_{0.2}Ga_{0.8}N層22b、p型III族窒化物半導体結晶層23である厚さ150nmのp型GaN層を順次成長させた。次に、実施例1と同様にして、p側電極の形成、III族窒化物半導体結晶と下地基板との分離、n側電極の形成を行い、LEDを得た。このLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表3にまとめた。

[0151] ここで、本実施例においては、表3に示すように、III族窒化物半導体結晶基板11について、結晶成長速度は8μm/hr、不純物濃度はSiが6×10¹⁹cm⁻³、正面の面方位は(0001)、基板の正面と(0001)面とのオフ角は8°であった。結果を表3にまとめた。

[0152] (比較例2)

本比較例は、下地基板上に下地層として厚さ2μmのGaN層を形成した後、実施例10と同様の方法で、マスク層として厚さ50nmのSiO₂層を形成し、開口部間隔P_wが260μmで開口部幅W_wが230μmである開口部を設けた。その後、原料ガス流量はGaClを80sccm、NH₃を6000sccmとし、結晶成長時間を1.33時間、結晶成長速度を60μm/hr、不純物濃度をSiが4×10¹⁸cm⁻³とした以外は、実施例10と同様にして、III族窒化物結晶基板たるGaN基板を成長させた。このGaN基板にはクラックが発生し、このGaN基板上にIII族窒化物半導体結晶層を成長させることはできず、LEDが得られなかった。結果を表3にまとめた。

[0153] [表3]

		比較例 2	実施例 10
対応実施形態			形態 7
下	下地基板材料	サファイア	サファイア
地	下地基板直径 (cm)	5.08	5.08
基	下地基板面方位	(0001)	(0001)
板	下地基板ねじ角 (°)	0	8
下地層		GaN	無
マ ス ク	マスク層材料	SiO ₂	SiO ₂
	開口部間隔 P_W (μm)	260	260
	開口部幅 W_W (μm)	230	230
	小開口部間隔 P_W (μm)	—	—
	小開口部幅 W_W (μm)	—	—
分離層		無	無
III 族窒化物半導体結晶基板	原料ガス流量 GaCl (sccm)	80	25
	NH ₃	6000	6000
	結晶成長温度 (°C)	1000	1000
	結晶成長時間 (hr)	1.33	10.0
	結晶成長速度 (μm/hr)	60	8
	成長結晶種類	GaN	GaN
	不純物 (濃度: cm ⁻³)	Si (4 × 10 ¹⁸)	Si (6 × 10 ¹⁹)
	結晶厚さ (μm)	80	80
	結晶幅 (μm)	250	250
	角θ (°)	58	58
	クラックの有無	有	無
	結晶面方位	(0001)	(0001)
	結晶ねじ角 (°)	測定不可	8
III 族窒化物半導体結晶層		—	n-GaN/ In _{0.2} Ga _{0.8} N/ Al _{0.2} Ga _{0.8} N/p-GaN
分離方法(基板/下地基板)		—	レーザ照射
基板裏面 R_{p-y} (μm)		—	0.065
LED 製造工程数		—	7
LED 相対発光強度		—	1.1

[0154] 比較例2における下地層は、III族窒化物半導体結晶の成長および下地基板との

分離を容易にするためのものであるが、この下地層にマスク層を形成する際に下地層に欠陥が導入され、下地層上に形成される結晶にクラックが発生するものと考えられる。したがって、実施例10に示すように、下地基板の開口面上に直接III族窒化物結晶を成長させることによりクラックの発生を抑制することができる。

[0155] (実施例11～実施例14)

実施例11～実施例14では、マスク層の開口部の間隔および幅、原料ガスであるGaClの流量、III族窒化物半導体結晶基板の成長時間および成長速度をそれぞれ表4に示すものとした以外は、実施例10と同様にして、LEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表4にまとめた。実施例11～実施例14においては、III族窒化物半導体結晶基板の成長速度に着目した。

[0156] [表4]

		実施例 11	実施例 12	実施例 13	実施例 14
対応実施形態	形態 7				
下地基板材料	サファイア	サファイア	サファイア	サファイア	サファイア
下地基板直径 (cm)	5.08	5.08	5.08	5.08	5.08
下地基板面方位	(0001)	(0001)	(0001)	(0001)	(0001)
下地基板刃角 (°)	8	8	8	8	8
下地層	無	無	無	無	無
マスク層材料	SiO ₂				
開口部間隔 P _W (μm)	2200	2200	2200	2200	4100
開口部幅 W _W (μm)	2000	2000	2000	2000	4000
小開口部間隔 P _w (μm)	—	—	—	—	—
小開口部幅 W _w (μm)	—	—	—	—	—
分離層	無	無	無	無	無
原料ガス流量 (sccm)	GaCl 80 NH ₃ 6000	130 6000	260 6000	130 6000	130 6000
結晶成長温度 (°C)	1000	1000	1000	1000	1000
結晶成長時間 (hr)	1.33	0.80	0.40	0.80	0.80
結晶成長速度 (μm/hr)	60	100	200	100	100
成長結晶種類	GaN	GaN	GaN	GaN	GaN
不純物 (濃度: cm ⁻³)	Si (6 × 10 ¹⁹)	Si (6 × 10 ¹⁹)	Si (6 × 10 ¹⁹)	Si (6 × 10 ¹⁹)	Si (6 × 10 ¹⁹)
結晶厚さ (μm)	80	80	80	80	80
結晶幅 (μm)	2020	2030	2050	4030	4030
角θ (°)	58	58	58	58	58
クラックの有無	無	無	無	無	無
結晶面方位	(0001)	(0001)	(0001)	(0001)	(0001)
結晶刃角 (°)	8	8	8	8	8
III族窒化物半導体結晶層	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N /p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N /p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N /p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N /p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N /p-GaN
分離方法(基板/下地基板)	レーザ照射	レーザ照射	レーザ照射	レーザ照射	レーザ照射
基板裏面 R _{p-y} (μm)	0.073	0.071	0.069	0.12	0.12
LED 製造工程数	7	7	7	7	7
LED 相対発光強度	1.1	1.1	1.1	1.1	1.1

[0157] 表3の実施例10と表4の実施例11～実施例14とを対比すると明らかのように、III族窒化物半導体結晶基板の成長速度を10 μm/hr以上300 μm/hr以下とする

ことにより、クラックを発生させることなく幅が $2000 \mu\text{m}$ の大きなIII族窒化物半導体結晶基板が得られた。特に、III族窒化物半導体結晶基板の成長速度を $30 \mu\text{m}/\text{hr}$ 以上 $250 \mu\text{m}/\text{hr}$ 以下とすることにより、実施例14のようにクラックを発生させることなく幅が $4000 \mu\text{m}$ の大きなIII族窒化物半導体結晶基板が得られた。

[0158] (実施例15～実施例18)

実施例15～実施例18では、マスク層の開口部の間隔および幅、不純物の濃度をそれぞれ表5に示すものとした以外は、実施例10と同様にして、LEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表5にまとめた。実施例15～実施例18においては、III族窒化物半導体結晶基板の不純物濃度に着目した。

[0159] [表5]

		実施例 15	実施例 16	実施例 17	実施例 18
対応実施形態		形態 7	形態 7	形態 7	形態 7
下	下地基板材料	サファイア	サファイア	サファイア	サファイア
地	下地基板直径 (cm)	5.08	5.08	5.08	5.08
基	下地基板面方位	(0001)	(0001)	(0001)	(0001)
板	下地基板 ω 角 (°)	8	8	8	8
下地層		無	無	無	無
マスク層	マスク層材料	SiO ₂	SiO ₂	SiO ₂	SiO ₂
	開口部間隔 P_W (μm)	2200	2200	2200	4100
	開口部幅 W_W (μm)	2000	2000	2000	4000
	小開口部間隔 P_W (μm)	—	—	—	—
	小開口部幅 W_W (μm)	—	—	—	—
分離層		無	無	無	無
III族窒化物半導体結晶基板	原料ガス流量 (sccm)	GaCl NH ₃	25 6000	25 6000	25 6000
	結晶成長温度 (°C)	1000	1000	1000	1000
	結晶成長時間 (hr)	10.0	10.0	10.0	10.0
	結晶成長速度 (μm/hr)	8	8	8	8
	成長結晶種類	GaN	GaN	GaN	GaN
	不純物 (濃度: cm ⁻³)	Si (2 × 10 ¹⁷)	Si (3 × 10 ¹⁸)	Si (7 × 10 ¹⁸)	Si (3 × 10 ¹⁸)
	結晶厚さ (μm)	80	80	80	80
	結晶幅 (μm)	2020	2020	2020	4020
	角 θ (°)	58	58	58	58
	クラックの有無	無	無	無	無
	結晶面方位	(0001)	(0001)	(0001)	(0001)
	結晶 ω 角 (°)	8	8	8	8
III族窒化物半導体結晶層		n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N N/p-GaN
分離方法(基板/下地基板)		レーザ照射	レーザ照射	レーザ照射	レーザ照射
基板裏面 R_{p-y} (μm)		0.071	0.068	0.072	0.11
LED 製造工程数		7	7	7	7
LED 相対発光強度		1.1	1.1	1.1	1.2

[0160] 表3の実施例10と表5の実施例15～実施例18とを対比すると明らかのように、III族窒化物結晶基板の不純物濃度を $5 \times 10^{19} \text{ cm}^{-3}$ 以下することにより、クラックを発生

させることなく幅が $2000 \mu\text{m}$ の大きなIII族窒化物半導体結晶基板が得られた。特に、III族窒化物半導体結晶基板の不純物濃度を $9 \times 10^{18}\text{cm}^{-3}$ 以下とすることにより、実施例18のようにクラックを発生させることなく幅が $4000 \mu\text{m}$ の大きなIII族窒化物半導体結晶基板が得られた。

[0161] (実施例19～実施例22)

実施例19～実施例22では、マスク層の開口部の間隔および幅、下地基板の主面と(0001)面とのオフ角をそれぞれ表6に示すものとした以外は、実施例10と同様にして、LEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表6にまとめた。実施例19～実施例22においては、I II族窒化物半導体結晶基板の主面と(0001)面とのオフ角に着目した。

[0162] [表6]

		実施例 19	実施例 20	実施例 21	実施例 22
対応実施形態		形態 7	形態 7	形態 7	形態 7
下地	下地基板材料	サファイア	サファイア	サファイア	サファイア
基	下地基板直径 (cm)	5.08	5.08	5.08	5.08
板	下地基板面方位	(0001)	(0001)	(0001)	(0001)
	下地基板オフ角 (°)	0	0.2	3	0.2
下地層		無	無	無	無
マ	マスク層材料	SiO ₂	SiO ₂	SiO ₂	SiO ₂
ス	開口部間隔 P _W (μm)	2200	2200	2200	4100
ク	開口部幅 W _W (μm)	2000	2000	2000	4000
	小開口部間隔 P _w (μm)	—	—	—	—
	小開口部幅 W _w (μm)	—	—	—	—
分離層		無	無	無	無
III	原料ガス流量 (sccm) GaCl NH ₃	25 6000	25 6000	25 6000	25 6000
族	結晶成長温度 (°C)	1000	1000	1000	1000
窒	結晶成長時間 (hr)	10.0	10.0	10.0	10.0
化	結晶成長速度 (μm/hr)	8	8	8	8
物	成長結晶種類	GaN	GaN	GaN	GaN
半	不純物 (濃度: cm ⁻³)	Si (6 × 10 ¹⁹)	Si (6 × 10 ¹⁹)	Si (6 × 10 ¹⁹)	Si (6 × 10 ¹⁹)
導	結晶厚さ (μm)	80	80	80	80
體	結晶幅 (μm)	2020	2020	2020	4020
結	角θ (°)	58	58	58	58
晶	クラックの有無	無	無	無	無
基	結晶面方位	(0001)	(0001)	(0001)	(0001)
板	結晶オフ角 (°)	0	0.2	3	0.2
III族窒化物半導体結晶層		n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN
分離方法(基板/下地基板)		レーザ照射	レーザ照射	レーザ照射	レーザ照射
基板裏面 R _{p-y} (μm)		0.083	0.079	0.069	0.141
LED 製造工程数		7	7	7	7
LED 相対発光強度		1.1	1.1	1.1	1.2

[0163] 表3の実施例10と表6の実施例19～実施例22とを対比すると明らかなように、III族窒化物結晶基板の正面と(0001)面とのオフ角を0°以上4°以下とすることによ

り、クラックを発生させることなく幅が $2000 \mu m$ の大きなIII族窒化物半導体結晶基板が得られた。特に、上記オフ角を 3° 以下とすることにより、実施例22のようにクラックを発生させることなく幅が $4000 \mu m$ の大きなIII族窒化物半導体結晶基板が得られた。

[0164] (実施例23～実施例25)

実施例23～実施例25では、マスク層の開口部の間隔および幅、原料ガスであるGaClの流量、III族窒化物半導体結晶基板の成長時間および成長速度、不純物の濃度、下地基板の主面と(0001)面とのオフ角をそれぞれ表7に示すものとした以外は、実施例10と同様にして、LEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表7にまとめた。実施例23～実施例25においては、III族窒化物半導体結晶の成長速度、不純物濃度およびIII族窒化物半導体結晶基板の主面と(0001)面とのオフ角のうち少なくとも2条件の組み合わせに着目した。

[0165] [表7]

		実施例 23	実施例 24	実施例 25
対応実施形態		形態 7	形態 7	形態 7
下地	下地基板材料	サファイア	サファイア	サファイア
基	下地基板直径 (cm)	5.08	5.08	5.08
板	下地基板面方位	(0001)	(0001)	(0001)
	下地基板ねじ角 (°)	8	0.2	0.2
下地層		無	無	無
マ	マスク層材料	SiO ₂	SiO ₂	SiO ₂
ス	開口部間隔 P _W (μm)	15200	15200	15200
ク	開口部幅 W _W (μm)	15000	15000	15000
	小開口部間隔 P _w (μm)	—	—	—
	小開口部幅 W _w (μm)	—	—	—
分離層		無	無	無
III	原料ガス流量 GaCl (sccm)	130	130	25
族	NH ₃	6000	6000	6000
窒	結晶成長温度 (°C)	1000	1000	1000
化	結晶成長時間 (hr)	0.80	0.80	10.0
物	結晶成長速度 (μm/hr)	100	100	8
半	成長結晶種類	GaN	GaN	GaN
導	不純物 (濃度: cm ⁻³)	Si (3 × 10 ¹⁸)	Si (6 × 10 ¹⁹)	Si (3 × 10 ¹⁸)
体	結晶厚さ (μm)	80	80	80
結	結晶幅 (μm)	15050	15050	15010
品	角 θ (°)	58	58	58
基	クラックの有無	無	無	無
板	結晶面方位	(0001)	(0001)	(0001)
	結晶ねじ角 (°)	8	0.2	0.2
III族窒化物半導体結晶層		n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN
分離方法(基板/下地基板)		レーザ照射	レーザ照射	レーザ照射
基板裏面 R _{p-y} (μm)		0.32	0.57	0.27
LED 製造工程数		7	7	7
LED 相対発光強度		1.2	1.1	1.2

[0166] 表7から明らかなように、III族窒化物半導体結晶基板の成長速度が10 μm/hr以

上300 μ m以下、III族窒化物半導体結晶基板の不純物濃度が 5×10^{19} cm⁻³以下、II族窒化物結晶基板の正面と(0001)面とのオフ角が0°以上4°以下の少なくともいずれか2つの条件を組み合わせることにより、クラックを発生させることなく幅が150 00 μ mの大きなIII族窒化物半導体結晶基板が得られた。

[0167] (実施例26～実施例29)

実施例26～実施例29では、マスク層の開口部の間隔および幅、原料ガスであるGaClの流量、III族窒化物半導体結晶基板の成長時間および成長速度、不純物の濃度、下地基板の正面と(0001)面とのオフ角をそれぞれ表8に示すものとした以外は、実施例10と同様にして、LEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表8にまとめた。実施例26～実施例29においては、III族窒化物半導体結晶の成長速度、不純物濃度およびIII族窒化物半導体結晶基板の正面と(0001)面とのオフ角の3つの条件の組み合わせに着目した。

[0168] [表8]

		実施例 26	実施例 27	実施例 28	実施例 29
対応実施形態		形態 7	形態 7	形態 7	形態 7
下地基板	下地基板材料	サファイア	サファイア	サファイア	サファイア
	下地基板直径 (cm)	5.08	5.08	5.08	5.08
	下地基板面方位	(0001)	(0001)	(0001)	(0001)
	下地基板ねじ角 (°)	0	0	0	0
下地層		無	無	無	無
マスク層	マスク層材料	SiO ₂	SiO ₂	SiO ₂	SiO ₂
	開口部間隔 P _W (μm)	900	2100	10200	25200
	開口部幅 W _W (μm)	800	2000	10000	25000
	小開口部間隔 P _w (μm)	—	—	—	—
	小開口部幅 W _w (μm)	—	—	—	—
分離層		無	無	無	無
III族窒化物半導体結晶基板	原料ガス流量 GaCl (sccm)	130	130	130	130
	原料ガス流量 NH ₃	6000	6000	6000	6000
	結晶成長温度 (°C)	1000	1000	1000	1000
	結晶成長時間 (hr)	0.80	0.80	0.80	0.80
	結晶成長速度 (μm/hr)	100	100	100	100
	成長結晶種類	GaN	GaN	GaN	GaN
	不純物 (濃度: cm ⁻³)	Si (4 × 10 ¹⁸)	(4 × 10 ¹⁸)	(4 × 10 ¹⁸)	(4 × 10 ¹⁸)
	結晶厚さ (μm)	80	80	80	80
	結晶幅 (μm)	850	2050	10050	25050
	角θ (°)	58	58	58	58
	クラックの有無	無	無	無	無
	結晶面方位	(0001)	(0001)	(0001)	(0001)
	結晶ねじ角 (°)	0	0	0	0
III族窒化物半導体結晶層		n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN
分離方法(基板/下地基板)		レーザ照射	レーザ照射	レーザ照射	レーザ照射
基板裏面 R _{p-y} (μm)		0.054	0.085	0.24	0.62
LED 製造工程数		7	7	7	7
LED 相対発光強度		1.1	1.1	1.2	1.2

[0169] 表8から明らかのように、III族窒化物半導体結晶基板の成長速度が10 μm/hr以上300 μm以下、III族窒化物半導体結晶基板の不純物濃度が5 × 10¹⁹ cm⁻³以下、I

II族窒化物結晶基板の正面と(0001)面とのオフ角が0° 以上4° 以下の3つの条件を組み合わせることにより、クラックを発生させることなく幅が25000 μ m の大きなIII族窒化物半導体結晶基板が得られた。

[0170] (実施例30、実施例31)

実施例30、実施例31では、下地基板として直径が10. 08cmのシリコン基板(正面の面方位は(111))を用いたこと、マスク層の開口部の間隔および幅、原料ガスであるGaClの流量、III族窒化物半導体結晶基板の成長時間および成長速度、不純物の濃度、下地基板の正面と(111)面とのオフ角をそれぞれ表9に示すものとした以外は、実施例10と同様にして、LEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表9にまとめた。実施例30、実施例31においても、III族窒化物半導体結晶の成長速度、不純物濃度およびIII族窒化物半導体結晶基板の正面と(0001)面とのオフ角の3つの条件の組み合わせに着目した。

[0171] [表9]

		実施例 30	実施例 31	
対応実施形態		形態 7	形態 7	
下	下地基板材料	シリコン	シリコン	
地	下地基板直径 (cm)	10.16	10.16	
基	下地基板面方位	(111)	(111)	
板	下地基板わ角 (°)	0	0	
下地層		無	無	
マ ス ク	マスク層材料	SiO ₂	SiO ₂	
	開口部間隔 P _W (μm)	15200	25200	
	開口部幅 W _W (μm)	15000	25000	
	小開口部間隔 P _W (μm)	—	—	
	小開口部幅 W _W (μm)	—	—	
分離層		無	無	
III 族 窒 化 物 半 導 体 結 晶 基 板	原料ガス流量 (sccm)	GaCl NH ₃	130 6000	130 6000
	結晶成長温度 (°C)	1000	1000	
	結晶成長時間 (hr)	0.80	0.80	
	結晶成長速度 (μm/hr)	100	100	
	成長結晶種類	GaN	GaN	
	不純物 (濃度: cm ⁻³)	Si (4 × 10 ¹⁸)	Si (4 × 10 ¹⁸)	
	結晶厚さ (μm)	80	80	
	結晶幅 (μm)	15050	25050	
	角θ (°)	58	58	
	クラックの有無	無	無	
	結晶面方位	(0001)	(0001)	
	結晶わ角 (°)	0	0	
	III族窒化物半導体結晶層	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N N/p-GaN	
	分離方法 (基板/下地基板)	レーザ照射	レーザ照射	
LED 製 造 工 程 数	基板裏面 R _{p-y} (μm)	0.29	0.67	
	LED 製造工程数	7	7	
	LED 相対発光強度	1.1	1.2	

[0172] 表9から明らかのように、下地基板としてSi基板を用い、さらにIII族窒化物半導体

結晶基板の成長速度が $10 \mu \text{m}/\text{hr}$ 以上 $300 \mu \text{m}$ 以下、III族窒化物半導体結晶基板の不純物濃度が $5 \times 10^{19} \text{cm}^{-3}$ 以下、III族窒化物結晶基板の正面と(0001)面とのオフ角が 0° 以上 4° 以下の3つの条件を組み合わせることにより、直径が 10.06cm の大きな下地基板を用いてもクラックを発生させることなく幅が $25000 \mu \text{m}$ の大きなIII族窒化物半導体結晶基板が得られた。

[0173] なお、実施例10～実施例31において、正面の面方位が(0001)であるIII族窒化物半導体結晶基板上に成長させられたIII族窒化物半導体結晶層の正面の面方位は(0001)であった。また、III族窒化物半導体結晶基板の正面と(0001)面とのオフ角と、III族窒化物半導体結晶層の正面と(0001)面とのオフ角は一致した。

[0174] (実施例32)

実施例32では、下地基板として $15\text{mm} \times 15\text{mm} \times$ 厚さ $400 \mu \text{m}$ のGaN下地基板(正面の面方位が(1-100))を用いたこと、マスク層の開口部の間隔および幅、原料ガスであるGaClの流量、III族窒化物半導体結晶基板の成長時間および成長速度、不純物の種類および濃度、下地基板の正面と(1-100)面とのオフ角をそれぞれ表10に示すものとしたこと、へき開によりIII族窒化物半導体結晶基板と下地基板とを分離したこと以外は、実施例10と同様にして、LEDを作製した。このLEDのピーク波長 450nm における発光スペクトルの相対強度を評価した。結果を表10にまとめた。実施例32においては、III族窒化物半導体結晶基板の面方位に着目した。結果を表10にまとめた。

[0175] (実施例33)

実施例33では、下地基板として $15\text{mm} \times 15\text{mm} \times$ 厚さ $400 \mu \text{m}$ のGaN下地基板(正面の面方位が(11-20))を用いたこと、マスク層の開口部の間隔および幅、原料ガスであるGaClの流量、III族窒化物半導体結晶基板の成長温度、成長時間および成長速度、不純物の種類および濃度、下地基板の正面と(11-20)面とのオフ角をそれぞれ表9に示すものとしたこと、マスク層の開口部を形成した後III族窒化物半導体結晶基板を成長させる前にIII族窒化物半導体結晶層である分離層として厚さ $3 \mu \text{m}$ の $\text{In}_{0.8}\text{Ga}_{0.2}\text{N}$ 層を形成したこと以外は、実施例10と同様にして、LEDを作製した。このLEDのピーク波長 450nm における発光スペクトルの相対強度を評価した。結果

を表10にまとめた。

[0176] ここで、分離層は、III族窒化物半導体結晶と下地基板とを分離する際の分離箇所となる層を意味する。下地基板およびIII族窒化物結晶のバンドギャップエネルギーよりバンドギャップエネルギーが小さい分離層を形成し、レーザを照射することにより、III族窒化物結晶および下地基板にダメージを与えることなく、III族窒化物結晶と下地基板とを分離することができる。実施例33においては、III族窒化物半導体結晶基板の面方位に着目した。

[0177] (実施例34、実施例35)

実施例34、実施例35では、表9に示す材料(化学組成)、形状および面方位を有する下地基板を用いたこと、マスク層の開口部の間隔および幅、原料ガスであるGaC₁の流量、III族窒化物半導体結晶基板の成長温度、成長時間および成長速度、不純物の種類および濃度、下地基板の主面と(11-20)面とのオフ角をそれぞれ表9に示すものとしたこと以外は、実施例10と同様にして、LEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表10にまとめた。実施例34、実施例35においても、III族窒化物半導体結晶基板の面方位に着目した。

[0178] [表10]

	実施例 32	実施例 33	実施例 34	実施例 35
対応実施形態	形態 7	形態 7	形態 7	形態 7
下地基板材料	GaN	GaN	AlN	Al _{0.3} Ga _{0.7} N
下地基板幅 (mm)	15	15	15	15
下地基板面方位	(1-100)	(11-20)	(1-101)	(1-102)
下地基板ねじ角 (°)	0	0	0	0
下地層	無	無	無	無
マスク層材料	SiO ₂	SiO ₂	SiO ₂	SiO ₂
開口部間隔 P _W (μm)	2200	2200	2200	2200
開口部幅 W _W (μm)	2000	2000	2000	2000
小開口部間隔 P _w (μm)	—	—	—	—
小開口部幅 W _w (μm)	—	—	—	—
分離層	無	In _{0.8} Ga _{0.2} N	無	無
原料ガス流量 (sccm)	GaCl 45 NH ₃ 6000			
III族窒化物成長温度 (°C)	1000	1050	1050	1050
III族窒化物成長時間 (hr)	3.75	3.75	3.75	3.75
III族窒化物成長速度 (μm/hr)	40	40	40	40
成長結晶種類	GaN	GaN	GaN	GaN
不純物 (濃度: cm ⁻³)	0 (3 × 10 ¹⁸)	0 (3 × 10 ¹⁸)	0 (3 × 10 ¹⁸)	0 (3 × 10 ¹⁸)
結晶厚さ (μm)	150	150	150	150
結晶幅 (μm)	2100	2080	2080	2050
角θ (°)	60	30, 60	30, 60	30, 60
クラックの有無	無	無	無	無
結晶面方位	(1-100)	(11-20)	(1-101)	(1-102)
結晶ねじ角 (°)	0	0	0	0
III族窒化物半導体結晶層	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN
分離方法(基板/下地基板)	へき開	レーザ照射	レーザ照射	レーザ照射
基板裏面 R _{p-y} (μm)	0.012	0.075	0.078	0.071
LED 製造工程数	7	7	7	7
LED 相対発光強度	1.1	1.1	1.1	1.1

[0179] (実施例36～実施例38)

実施例36～実施例38においては、表11に示す材料(化学組成)、形状(15mm ×

15mm×厚さ400 μ m) および面方位を有する下地基板を用いたこと、分離層として厚さ3 μ mのInN層を形成したこと以外は、実施例33と同様にして、LEDを作製した。このLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表11にまとめた。実施例36～実施例38においても、III族窒化物半導体結晶基板の面方位に着目した。

[0180] なお、実施例32～実施例38において、主面の面方位が(abdc) (ここで、a、b、c、dは、d=-(a+b)を満たす整数)であるIII族窒化物半導体結晶基板上に成長させられたIII族窒化物半導体結晶層の主面の面方位は(abdc)であった。また、III族窒化物半導体結晶基板の主面と(abdc)面とのオフ角と、III族窒化物半導体結晶層の主面と(abdc)面とのオフ角は一致した。

[0181] [表11]

		実施例 36	実施 37	実施例 38
対応実施形態		形態 7	形態 7	形態 7
下地基板	下地基板材料	SiC	SiC	GaN
基板	下地基板幅 (mm)	15	15	15
	下地基板面方位	(1-102)	(11-21)	(11-22)
	下地基板ねじ角 (°)	0	0	0
下地層		無	無	無
マスク	マスク層材料	SiO ₂	SiO ₂	SiO ₂
スケル	開口部間隔 P _W (μm)	2200	2200	2200
	開口部幅 W _W (μm)	2000	2000	2000
	小開口部間隔 P _w (μm)	—	—	—
	小開口部幅 W _w (μm)	—	—	—
分離層		InN	InN	InN
III族窒化物半導体結晶基板	原料ガス流量 GaCl (sccm) NH ₃	45 6000	45 6000	45 6000
	結晶成長温度 (°C)	1050	1050	1000
	結晶成長時間 (hr)	3.75	3.75	3.75
	結晶成長速度 (μm/hr)	40	40	40
	成長結晶種類	GaN	GaN	GaN
	不純物 (濃度: cm ⁻³)	0 (3 × 10 ¹⁸)	0 (3 × 10 ¹⁸)	0 (3 × 10 ¹⁸)
	結晶厚さ (μm)	150	150	150
	結晶幅 (μm)	2100	2080	2080
	角θ (°)	32.58	32.58	32.58
	クラックの有無	無	無	無
	結晶面方位	(1-102)	(11-21)	(11-22)
	結晶ねじ角 (°)	0	0	0
III族窒化物半導体結晶層		n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N /Al _{0.2} Ga _{0.8} N/p-GaN
分離方法(基板/下地基板)		レーザ照射	レーザ照射	レーザ照射
基板裏面 R _{p-y} (μm)		1.2	1.2	1.2
LED 製造工程数		7	7	7
LED 相対発光強度		1.2	1.2	1.2

[0182] 表10および表11を参照して、種々の面方位の主面を有するIII族窒化物半導体結

晶基板についてクラックを発生させることなく大きく成長させることができた。

[0183] (実施例39)

本実施例は、実施形態9に対応する図4を参照して、下地基板1として直径5.08cm×厚さ400μmのサファイア基板上に、実施例1と同様の方法で、マスク層として厚さ50nmのSiO₂層を形成し、2以上の小開口部2bの群により形成される開口部2aを設けた。ここで、開口部間隔P_wは2200μm、開口部幅W_wは2000μm、小開口部間隔P_sは2μm、小開口部幅W_sは1μmとした。次に、HVPE法により表12に示す条件でサファイア基板の開口面1a上にIII族窒化物半導体結晶基板11としてクラックを発生させることなくGaN基板を成長させた。次に、実施例1と同様にして、このGaN基板上に、MOCVD法により、1層以上のIII族窒化物半導体結晶層12として、n型I_{II}族窒化物半導体結晶層21である厚さ5μmのn型GaN層、発光層22である厚さ3nmのIn_{0.2}Ga_{0.8}N層22aおよび厚さ60nmのAl_{0.2}Ga_{0.8}N層22b、p型III族窒化物半導体結晶層23である厚さ150nmのp型GaN層を順次成長させた。次に、実施例1と同様にして、p側電極の形成、III族窒化物半導体結晶と下地基板との分離、n側電極の形成を行い、LEDを得た。このLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表12にまとめた。

[0184] (実施例40、実施例41)

小開口部間隔P_sおよび小開口部幅W_sを表12に示すようにした以外は、実施例39と同様にして、LEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表12にまとめた。

[0185] [表12]

		実施例 39	実施例 40	実施例 41
対応実施形態		形態 9	形態 9	形態 9
下地基板	下地基板材料	サファイア	サファイア	サファイア
	下地基板直径 (cm)	5.08	5.08	5.08
	下地基板面方位	(0001)	(0001)	(0001)
	下地基板打角 (°)	0	0	0
下地層		無	無	無
マスク層	マスク層材料	SiO ₂	SiO ₂	SiO ₂
	開口部間隔 P _W (μm)	2200	2200	2200
	開口部幅 W _W (μm)	2000	2000	2000
	小開口部間隔 P _w (μm)	2	8	155
	小開口部幅 W _w (μm)	1	5	150
分離層		無	無	無
III 族窒化物半導体結晶基板	原料ガス流量 GaCl (sccm)	150	150	150
	NH ₃	3500	3500	3500
	結晶成長温度 (°C)	1000	1000	1000
	結晶成長時間 (hr)	0.80	0.80	0.80
	結晶成長速度 (μm/hr)	100	100	100
	成長結晶種類	GaN	GaN	GaN
	不純物 (濃度: cm ⁻³)	Si (4 × 10 ¹⁸)	(4 × 10 ¹⁸)	(4 × 10 ¹⁸)
	結晶厚さ (μm)	80	80	80
	結晶幅 (μm)	2050	2050	2050
	角θ (°)	58	58	58
	ケックの有無	無	無	無
	結晶面方位	(0001)	(0001)	(0001)
	結晶打角 (°)	0	0	0
III 族窒化物半導体結晶層		n-GaN/ In _{0.2} Ga _{0.8} N/ Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N/ Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/ In _{0.2} Ga _{0.8} N/ Al _{0.2} Ga _{0.8} N/p-GaN
分離方法(基板/下地基板)		レーザ照射	レーザ照射	レーザ照射
基板裏面 R _{p-y} (μm)		0.10	0.10	0.98
LED 製造工程数		7	7	7
LED 相対発光強度		1.1	1.1	1.1

[0186] 表12から明らかなように、マスク層に2以上の小開口部の群により形成される開口

部を設け、下地基板の開口面上にIII族窒化物半導体結晶を成長させることにより、クラックを発生させることなく大きな結晶を成長させることができる。ここで、小開口部間隔 P_s は1μm以上250μm以下、小開口部幅 W_s は0.5μm以上200μm以下であることが好ましい。

[0187] (実施例42、実施例43)

実施例42、実施例43では、開口部間隔 P_w および開口部幅 W_w を表13に示すものとしたこと以外は実施例40と同様にしてLEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表13にまとめた。

[0188] (実施例44、実施例45)

実施例44、実施例45では、下地基板の材料および直径、マスク層の開口部の間隔および幅をそれぞれ表12に示すものとした以外は、実施例30と同様にして、LEDを作製した。これらのLEDのピーク波長450nmにおける発光スペクトルの相対強度を評価した。結果を表13にまとめた。

[0189] [表13]

		実施例 42	実施例 43	実施例 44	実施例 45
対応実施形態		形態 7	形態 7	形態 7	形態 7
下地基板	下地基板材料	サファイア	サファイア	シリコン	シリコン
	下地基板直径 (cm)	5.08	5.08	10.16	15.24
	下地基板面方位	(0001)	(0001)	(111)	(111)
	下地基板ねじ角 (°)	0	0	0	0
下地層		無	無	無	無
マスク	マスク層材料	SiO ₂	SiO ₂	SiO ₂	SiO ₂
	開口部間隔 P _W (μm)	30100	45100	30100	45100
	開口部幅 W _W (μm)	30000	45000	30000	45000
	小開口部間隔 P _w (μm)	8	8	—	—
	小開口部幅 W _w (μm)	5	5	—	—
分離層		無	無	無	無
III族窒化物半導体結晶基板	原料ガス流量 GaCl (sccm)	150	150	130	130
	NH ₃	3500	3500	6000	6000
	結晶成長温度 (°C)	1000	1000	1000	1000
	結晶成長時間 (hr)	0.80	0.80	0.80	0.80
	結晶成長速度 (μm/hr)	100	100	100	100
	成長結晶種類	GaN	GaN	GaN	GaN
	不純物 (濃度: cm ⁻³)	Si (4 × 10 ¹⁸)	Si (4 × 10 ¹⁸)	Si (4 × 10 ¹⁸)	Si (4 × 10 ¹⁸)
	結晶厚さ (μm)	80	80	80	80
	結晶幅 (μm)	30030	45030	30030	45030
	角θ (°)	58	58	58	58
	クラックの有無	無	無	無	無
	結晶面方位	(0001)	(0001)	(0001)	(0001)
	結晶ねじ角 (°)	0	0	0	0
III族窒化物半導体結晶層		n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN	n-GaN/In _{0.2} Ga _{0.8} N/Al _{0.2} Ga _{0.8} N/p-GaN
分離方法(基板/下地基板)		レーザ照射	レーザ照射	エッティング	エッティング
基板裏面 R _{p-y} (μm)		12	13	0.012	0.011
LED 製造工程数		7	7	7	7
LED 相対発光強度		1.2	1.2	1.0	1.0

[0190] 表13より明らかなように、実施例43に示すように、2以上の小開口部(間隔P_sが1 μm以上210 μm以下、小開口部幅W_sが0.5 μm以上200 μm以下)の群により形成

される開口部を用い、さらに、III族窒化物半導体結晶基板の成長速度が $10 \mu\text{m}/\text{h}$ 以上 $300 \mu\text{m}$ 以下、III族窒化物半導体結晶基板の不純物濃度が $5 \times 10^{19} \text{cm}^{-3}$ 以下、III族窒化物結晶基板の正面と(0001)面とのオフ角が 0° 以上 4° 以下の3つの条件と組み合わせることにより、クラックを発生させることなく幅が $45030 \mu\text{m}$ の大きなIII族窒化物半導体結晶基板が得られた。また、実施例45に示すように、下地基板としてSi基板を用い、さらに、III族窒化物半導体結晶基板の成長速度が $10 \mu\text{m}/\text{h}$ 以上 $300 \mu\text{m}$ 以下、III族窒化物半導体結晶基板の不純物濃度が $5 \times 10^{19} \text{cm}^{-3}$ 以下、III族窒化物結晶基板の正面と(0001)面とのオフ角が 0° 以上 4° 以下の3つの条件と組み合わせることにより、直径が 15.24cm の大きな下地基板を用いてもクラックを発生させることなく幅が $45030 \mu\text{m}$ の大きなIII族窒化物半導体結晶基板が得られた。

[0191] (比較例3)

図14A～図14Cを参照して、表14に示す原料ガス流量、結晶成長温度および結晶成長時間としたこと以外は、比較例1の第1工程から第14工程と同様にして、III族窒化物半導体結晶基板11として厚さ $400 \mu\text{m}$ のGaN基板を得た。次に、図10を参照して、GaN基板上に、MOCVD法により、1層以上のIII族窒化物半導体結晶層12として、厚さ $3 \mu\text{m}$ のi型GaN層12a、厚さ30nmのi型 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層12bを成長させた(第15工程)。

[0192] 次に、図10に示すように、フォトリソグラフィー法およびリフトオフ法により、i型 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層12b上にソース電極53およびドレイン電極55としてそれぞれTi層(厚さ50nm)／Al層(厚さ100nm)／Ti層(厚さ20nm)／Au層(厚さ200nm)の複合層を80 0°C で30秒間加熱して合金化することにより形成した(第16工程)。さらに、ゲート電極54として厚さ300nmのAu層を形成した(第17工程)。ゲート長は $2 \mu\text{m}$ 、ゲート幅は $150 \mu\text{m}$ であった。次に、上記III族窒化物半導体結晶基板およびIII族窒化物半導体結晶層で構成されるIII族窒化物半導体結晶を $400 \mu\text{m} \times 400 \mu\text{m}$ の各チップに分離して(第18工程)、半導体デバイス100であるHEMTを作製した。

[0193] (実施例46)

本実施例は、上記実施形態7および実施形態12に対応する実施例である。図2A

に示すように、下地基板1として厚さ400 μ mのGaN基板上に、マスク層2としてスパッタ法により厚さ50nmのSiO₂層を形成した(第1工程)後、フォトリソグラフィー法により開口部間隔P_wが400 μ mとなるように開口部幅W_wが270 μ mの四角形状の開口部2aを設けた(第2工程)。

[0194] 次に、図2Bに示すように、HVPE法により、GaClガス流量が110sccm、NH₃ガス流量が6000sccm、成長温度が1050°C、成長時間が1時間の条件で結晶を成長させたところ(第3工程)、マスク層2の開口部2a下に位置する下地基板1の開口面1a上および開口部2aを取り囲むマスク層の一部上面2b上に、III族窒化物半導体結晶基板11として300 μ m × 300 μ m × 厚さ85 μ mのGaN基板が得られた。続いて、図10を参照して、MOCVD法により、上記III族窒化物半導体結晶基板11上に、1層以上のIII族窒化物半導体結晶層12として、厚さ3 μ mのi型GaN層12a、厚さ30nmのi型Al_{0.25}Ga_{0.85}N層12bを成長させた(第4工程)。

[0195] 次に、図10に示すように、フォトリソグラフィー法およびリフトオフ法により、i型Al_{0.25}Ga_{0.85}N層12b上にソース電極53およびドレイン電極55としてそれぞれTi層(厚さ50nm)／Al層(厚さ100nm)／Ti層(厚さ20nm)／Au層(厚さ200nm)の複合層を800°Cで30秒間加熱して合金化することにより形成した(第5工程)。さらに、ゲート電極54として厚さ300nmのAu層を形成した(第6工程)。ゲート長は2 μ m、ゲート幅は150 μ mであった。その後、図2Cに示すように、フッ酸水溶液(フッ酸:1質量%)に浸漬してマスク層2をエッティングにより除去した(第7工程)後、図2Dに示すように、KOH水溶液(KOH:5質量%)に浸漬してIII族窒化物半導体結晶10の下地基板1に接する下面10a(窒素元素からなる原子面)をエッティングすることにより、III族窒化物半導体結晶10と下地基板1とを分離して(第8工程)、半導体デバイス100であるHEMTを作製した。

[0196] (実施例46-2)

下地基板1上に、炭素(C)の濃度が 1×10^{19} cm⁻³になるようにドーピングされた厚さ10 μ mのGaN結晶層を成長した後に、III族窒化物半導体結晶基板11である厚さ85 μ mのGaN結晶を成長したこと、下地基板1からの分離を上記CドープGaN結晶層で分離した以外は実施例46と同様にしてHEMTを作製した。

[0197] (比較例4)

図14A～図14Cを参照して、表14に示す原料ガス流量、結晶成長温度および結晶成長時間としたこと以外は、比較例1の第1工程から第14工程と同様にして、III族窒化物半導体結晶基板11として厚さ400 μ mのGaN基板を得た。次に、図11を参照して、GaN基板上に、MOCVD法により、1層以上のIII族窒化物半導体結晶層12として、厚さ5 μ mのn⁻型GaN層(電子濃度が $1 \times 10^{16} \text{ cm}^{-3}$)を成長させた(第15工程)。

[0198] 次に、図11に示すように、GaN基板の第2の主面全面にオーミック電極56としてTi層(厚さ50nm)／Al層(厚さ100nm)／Ti層(厚さ20nm)／Au層(厚さ200nm)の複合層を800°Cで30秒間加熱して合金化することにより形成した(第16工程)。さらに、フォトリソグラフィー法およびリフトオフ法により、n⁻型GaN層上にショットキー電極57として直径200 μ m×厚さ300nmのAu層を形成した(第17工程)。次に、上記II族窒化物半導体結晶基板およびIII族窒化物半導体結晶層で構成されるIII族窒化物半導体結晶を400 μ m×400 μ mの各チップに分離して(第18工程)、半導体デバイス100であるショットキーダイオードを作製した。

[0199] (実施例47)

本実施例は、上記実施形態7および実施形態13に対応する実施例である。図2Aに示すように、下地基板1として厚さ400 μ mのGaN基板上に、マスク層2としてスパッタ法により厚さ50nmのSiO₂層を形成した(第1工程)後、フォトリソグラフィー法により開口部間隔P_wが400 μ mとなるように開口部幅W_wが270 μ mの四角形状の開口部2aを設けた(第2工程)。

[0200] 次に、図2Bに示すように、HVPE法により、GaClガス流量が110sccm、NH₃ガス流量が6000sccm、成長温度が1050°C、成長時間が1時間の条件で結晶を成長させたところ(第3工程)、マスク層2の開口部2a下に位置する下地基板1の開口面1a上および開口部2aを取り囲むマスク層の一部上面2b上に、III族窒化物半導体結晶基板11として300 μ m×300 μ m×厚さ85 μ mのGaN基板が得られた。続いて、図11を参照して、MOCVD法により、上記III族窒化物半導体結晶基板11上に、1層以上のIII族窒化物半導体結晶層12として、厚さ5 μ mのn⁻型GaN層(電子濃度が1

$\times 10^{16} \text{ cm}^{-3}$)を成長させた(第4工程)。

[0201] 次に、図2Cに示すように、フッ酸水溶液(フッ酸:1質量%)に浸漬してマスク層2をエッティングにより除去した(第5工程)後、図2Dに示すように、KOH水溶液(KOH:5質量%)に浸漬してIII族窒化物半導体結晶10の下地基板1に接する下面10a(窒素元素からなる原子面)をエッティングすることにより、III族窒化物半導体結晶10と下地基板1とを分離した(第6工程)。

[0202] 次に、図11に示すように、III族窒化物半導体基板11であるGaN基板の第2の正面全面にオーミック電極56としてTi層(厚さ50nm)／Al層(厚さ100nm)／Ti層(厚さ20nm)／Au層(厚さ200nm)の複合層を800°Cで30秒間加熱して合金化することにより形成した(第7工程)。さらに、フォトリソグラフィー法およびリフトオフ法により、n⁻型GaN層上にショットキー電極57として直径200 μm×厚さ300nmのAu層を形成して(第8工程)、半導体デバイス100であるショットキーダイオードを作製した。

[0203] (比較例5)

図14A～図14Cを参照して、表14に示す原料ガス流量、結晶成長温度および結晶成長時間としたこと以外は、比較例1の第1工程から第14工程と同様にして、III族窒化物半導体結晶基板11として厚さ400 μmのGaN基板を得た。次に、図12を参照して、GaN基板の第1の主面上に、MOCVD法により、1層以上のIII族窒化物半導体結晶層12として、厚さ5 μmのn⁻型GaN層12c(電子濃度が $1 \times 10^{16} \text{ cm}^{-3}$)を成長させた(第15工程)。

[0204] 次に、図12に示すように、選択イオン注入法により、p層12dおよびn⁺層12eを形成した(第16工程)。ここで、p層12dはMgイオン注入により、n⁺層12eはSiイオン注入により形成した。次に、III族窒化物半導体結晶層12上に保護膜(図示せず)として厚さ300nmのSiO₂膜を形成した後、1250°Cで30秒間アニールを行い、注入イオンを活性化させた(第17工程)。次に、フッ酸で上記保護膜を剥離した後、MIS用絶縁膜59としてP-CVD(Plasma enhanced Chemical Vapor Deposition; プラズマ化学気相堆積法)法により厚さ50nmのSiO₂膜を形成した(第18工程)。

[0205] 次に、フォトリソグラフィー法およびバッファードフッ酸を用いた選択エッティング法により、上記MIS用絶縁膜59の一部をエッティングして、リフトオフ法により、そのエッチ

ングされた領域にソース電極53としてTi層(厚さ50nm)／Al層(厚さ100nm)／Ti層(厚さ20nm)／Au層(厚さ200nm)の複合層を800°Cで30秒間加熱して合金化することにより形成した(第19工程)。次に、フォトリソグラフィー法およびリフトオフ法により、上記MIS用絶縁膜59上に、ゲート電極54として厚さ300nmのAl層を形成し、MIS構造を形成した(第20工程)。

[0206] 次に、上記III族窒化物半導体結晶基板およびIII族窒化物半導体結晶層で構成されるIII族窒化物半導体結晶を400 μ m × 400 μ mの各チップに分離した(第21工程)。次に、III族窒化物半導体結晶基板11であるGaN基板の第2の主面(第1の主面と反対側の主面をいう、以下同じ)の全面に、ドレイン電極55としてTi層(厚さ50nm)／Al層(厚さ100nm)／Ti層(厚さ20nm)／Au層(厚さ200nm)の複合層を800°Cで30秒間加熱して合金化することにより形成して(第22工程)、半導体デバイス110であるMISトランジスタを作製した。

[0207] (実施例48)

本実施例は、上記実施形態7および実施形態13に対応する実施例である。図2Aに示すように、下地基板1として厚さ400 μ mのGaN基板上に、マスク層2としてスパッタ法により厚さ50nmのSiO₂層を形成した(第1工程)後、フォトリソグラフィー法により開口部間隔P_wが400 μ mとなるように開口部幅W_wが270 μ mの四角形状の開口部2aを設けた(第2工程)。

[0208] 次に、図2Bに示すように、HVPE法により、GaClガス流量が110sccm、NH₃ガス流量が6000sccm、成長温度が1050°C、成長時間が1時間の条件で結晶を成長させたところ(第3工程)、マスク層2の開口部2a下に位置する下地基板1の開口面1a上および開口部2aを取り囲むマスク層の一部上面2b上に、III族窒化物半導体結晶基板11として300 μ m × 300 μ m × 厚さ85 μ mのGaN基板が得られた。続いて、図10を参照して、MOCVD法により、上記III族窒化物半導体結晶基板11上に、1層以上のIII族窒化物半導体結晶層12として、厚さ5 μ mのn⁻型GaN層12c(電子濃度が $1 \times 10^{16} \text{ cm}^{-3}$)を成長させた(第4工程)。

[0209] 次に、図12に示すように、選択イオン注入法により、p層12dおよびn⁺層12eを形成した(第5工程)。ここで、p層12dはMgイオン注入により、n⁺層12eはSiイオン注入に

より形成した。次に、III族窒化物半導体結晶層12上に保護膜(図示せず)として厚さ300nmのSiO₂膜を形成した後、1250°Cで30秒間アニールを行い、注入イオンを活性化させた(第6工程)。次に、フッ酸で上記保護膜を剥離した後、MIS用絶縁膜59としてP-CVD(Plasma enhanced Chemical Vapor Deposition; プラズマ化学気相堆積法)法により厚さ50nmのSiO₂膜を形成した(第7工程)。

[0210] 次に、フォトリソグラフィー法およびバッファードフッ酸を用いた選択エッチング法により、上記MIS用絶縁膜59の一部をエッチングして、リフトオフ法により、そのエッチングされた領域にソース電極53としてTi層(厚さ50nm)／Al層(厚さ100nm)／Ti層(厚さ20nm)／Au層(厚さ200nm)の複合層を800°Cで30秒間加熱して合金化することにより形成した(第8工程)。次に、フォトリソグラフィー法およびリフトオフ法により、上記MIS用絶縁膜59上に、ゲート電極54として厚さ300nmのAl層を形成し、MIS構造を形成した(第9工程)。

[0211] 次に、図2Cに示すように、フッ酸水溶液(フッ酸:1質量%)に浸漬してマスク層2をエッチングにより除去した(第10工程)後、図2Dに示すように、KOH水溶液(KOH:5質量%)に浸漬してIII族窒化物半導体結晶10の下地基板1に接する下面10a(窒素元素からなる原子面)をエッチングすることにより、III族窒化物半導体結晶10と下地基板1とを分離した(第11工程)。次に、III族窒化物半導体結晶基板11であるGaN基板の第2の正面の全面に、ドレイン電極55としてTi層(厚さ50nm)／Al層(厚さ100nm)／Ti層(厚さ20nm)／Au層(厚さ200nm)の複合層を800°Cで30秒間加熱して合金化することにより形成して(第12工程)、半導体デバイス110であるMISトランジスタを作製した。

[0212] 上記の比較例3～比較例5および実施例46～実施例48の電子デバイスの製造条件を表14にまとめた。

[0213] [表14]

対応実施形態		実施例46	実施例47	形態7	実施例48	形態7	実施例48	比較例3	比較例4	比較例5
下地基板材料	GaN	GaN	GaN	GaN	SiO ₂	SiO ₂	SiO ₂	—	—	—
マスク層材料	SiO ₂	SiO ₂	SiO ₂	SiO ₂	400	400	400	—	—	—
開口部間隔 P _h (μm)	400	400	400	400	—	—	—	—	—	—
開口部幅 W _h (μm)	270	270	270	270	—	—	—	—	—	—
原料ガス流量 (sccm)	GaCl NH ₃	110 6000	110 6000	110 6000	110 6000	110 6000	110 6000	110 6000	110 6000	110 6000
結晶成長温度 (°C)	1050	1050	1050	1050	1050	1050	1050	1050	1050	1050
結晶成長時間 (hr)	1	1	1	1	1	1	1	1	1	1
成長結晶種類	GaN	GaN	GaN	GaN	GaN	GaN	GaN	GaN	GaN	GaN
結晶厚さ (μm)	85	85	85	85	300	300	300	300	300	300
結晶幅 (μm)	300	300	300	300	—	—	—	—	—	—
III族窒化物半導体結晶層	i-GaN/ i-AlGaN	n-GaN	n-GaN	i-GaN/ i-AlGaN	n-GaN	i-GaN/ i-AlGaN	n-GaN	n-GaN	n-GaN	n-GaN
基板と下地基板との分離方法	エッチング	エッチング	エッチング	エッチング	研削	研削	研削	研削	研削	研削
製造の工程数	8	8	8	12	研磨	研磨	研磨	研磨	研磨	研磨
デバイス種類	HEMT	ショットキーダイオード	MIS トランジスタ	HEMT	ショットキーダイオード	トランジスタ	トランジスタ	トランジスタ	トランジスタ	トランジスタ

[0214] 表14から明らかなように、本発明にかかるIII族窒化物半導体デバイスの製造方法によれば、HEMT、ショットキーダイオードおよびMISトランジスタのいずれのIII族窒化物半導体デバイスについても、各々の製造工程を減少させることができ、効率的な半導体デバイスの製造が可能となった。

[0215] (実施例49)

本実施例は、上記実施形態16に対応する発光機器についての実施例である。図13を参照して、本実施例は、III族窒化物半導体結晶基板11であるGaN基板11の第1の正面の側にn型III族窒化物半導体結晶層21、発光層22、p型III族窒化物半導体結晶層23などを含む積層構造が形成され、p型III族窒化物半導体結晶層23上にp電極12が設けられている。p側電極52が導電性接着剤62によってリードフレームのマウント部60aにダウン実装されている点に1つの特徴がある。

[0216] 本実施例において、GaN基板の第2の正面11bは、発光層22で発光した光を放出する面であり、この面にn側電極51が設けられている。このn側電極51は、第2の正面の全体を覆わないようとする。n側電極51に被覆されていない部分の比率を大きくすることが重要である。開口率を大きくすれば、n電極によって遮られる光が減り、光を外に放出する放出効率を高めることができる。

[0217] n側電極51はワイヤ61によりリードフレームのリード部60bと電気的に接続されている。ワイヤ61および上記の積層構造は、エポキシ系樹脂63により封止されている。

[0218] ここで、上記積層構造は、III族窒化物半導体結晶基板11であるGaN基板11上に、n型GaN層21a、n型 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層21b、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層($0 \leq x \leq 1$)と $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ 層($0 \leq x, 0 \leq y, x+y \leq 1$)とからなる多重量子井戸(MQW; Multi-Quantum Well)構造を有する発光層22、p型 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層($0 \leq x \leq 1$)23a、p型GaN層23b順次形成されている。また、図13に示すように、p型GaN層23bの上にp側電極52が全面を被覆するように形成され、ダウン実装される。

[0219] 次に、本実施例の発光機器の製造方法について以下に説明する。まず、図2を参照して、図2Aに示すように、下地基板1として厚さ $400 \mu\text{m}$ のGaN基板(面方位が(0001)、下地基板の正面と(0001)面とのなすオフ角が 0.5°)の上に、マスク層2としてスパッタ法により厚さ50nmの SiO_2 層を形成した後、フォトリソグラフィー法により、開口部間隔 P_w が $400 \mu\text{m}$ となるように開口部幅 W_w が $270 \mu\text{m}$ の四角形状の開口部を設けた。

[0220] 次に、図2Bに示すように、HVPE法により、 GaCl ガス流量が 110sccm 、 NH_3 ガス流量が 6000sccm 、成長温度が 1050°C 、成長時間が1時間の条件で結晶を成長させたところ、マスク層2の開口部2a下に位置する下地基板1の開口面1a上および開

口部2aを取り囲むマスク層の一部上面2b上に、III族窒化物半導体結晶基板11として300 μ m \times 300 μ m \times 厚さ400 μ mのGaN基板が得られた。この、GaN基板の比抵抗は0.01 Ω cm、転移密度は1 \times 10⁷ cm⁻²以下であった。

[0221] 次に、MOCVD法により、上記III族窒化物半導体結晶基板11上に、実施例1と同様に、1層以上のIII族窒化物半導体結晶層12として、n型III族窒化物半導体結晶層21である厚さ2 μ mのSiドープされたn型GaN層21aおよび厚さ50nmのSiドープされたAl_{0.2}Ga_{0.8}N層21b(クラッド層)、GaN層とIn_{0.15}Ga_{0.85}N層との2層構造が3層重ねられたMQW(Multi-Quantum Well)構造を有する発光層22、p型III族窒化物半導体結晶層23である厚さ20nmのMgドープされたp型Al_{0.2}Ga_{0.8}N層23a(クラッド層)および厚さ50nmのMgドープされたp型GaN層23bを順次成長させた。得られた素子の発光波長は450nmであり、低温4.2KでのPL(Photo Luminescence)強度と室温298KでのPL強度を比較することにより便宜的に算出した内部量子効率は50%であった。

[0222] 次に、この素子を活性化処理して、Mgドープされたp型III族窒化物半導体結晶層の低抵抗化を行なった。ホール測定によるキャリア濃度は、Mgドープされたp型Al_{0.2}Ga_{0.8}N層が5 \times 10¹⁷ cm⁻³、Mgドープされたp型GaN層が1 \times 10¹⁸ cm⁻³であった。

[0223] 次に、GaN基板の第2の主面であるN(窒素)面の中心に直径100 μ mのn側電極をつけた。n側電極として、GaN基板に接して順にTi層(厚さ20nm)／Al層(厚さ100nm)／Ti層(厚さ20nm)／Au層(厚さ200nm)の複合層を形成した。これを窒素(N₂)雰囲気中で加熱することにより、接触抵抗を1 \times 10⁻⁵ Ω \cdot cm²以下とした。

[0224] 次に、p側電極として、p型GaN層に接して厚さ4nmのNi層を形成し、その上に厚さ4nmのAu層を全面に形成した。これを不活性ガス雰囲気中で加熱処理することにより、接触抵抗を5 \times 10⁻⁴ Ω \cdot cm²とした。

[0225] 次に、図13を参照して、リードフレームのマウント部aに、上記素子のp型GaN層23b側が接するように搭載して、発光機器を形成した。マウント部に塗布した導電性接着剤62によって素子とマウントとを固定するとともに、導通が得られるようにしている。

[0226] ここで、発光機器からの放熱性を良くするために、発光機器のp型GaN層23bの全面がリードフレームのマウント部60aと接するように搭載した。また導電性接着剤62は

熱伝導の良いAg系のものを、またリードフレーム60も熱伝導の良いCuW系のものを選択した。これにより、得られた熱抵抗は8°C／Wであった。

[0227] さらに、n側電極51とリードフレームのリード部60bとをワイヤボンドにより導通させた後、エポキシ系樹脂63により樹脂封止を行なって、ランプ化された発光機器130を得た。

[0228] 今回開示された実施の形態および実施例はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した説明でなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内のすべての変更が含まれることが意図される。

産業上の利用可能性

[0229] 上記のように、本発明は、半導体デバイス程度の大きさのIII族窒化物半導体結晶およびその製造方法、III族窒化物半導体デバイスおよびその製造方法ならびにそのIII族窒化物半導体デバイスを含む発光機器に広く利用することができる。

請求の範囲

[1] 下地基板上に1個以上のIII族窒化物半導体結晶を成長させる工程と、前記III族窒化物半導体結晶を前記下地基板から分離する工程とを含み、
前記III族窒化物半導体結晶の厚さが $10\text{ }\mu\text{m}$ 以上 $600\text{ }\mu\text{m}$ 以下、幅が 0.2mm 以上 50mm 以下であるIII族窒化物半導体結晶の製造方法。

[2] 前記III族窒化物半導体結晶の正面の面積が、前記下地基板の正面の面積より小さい請求項1に記載のIII族窒化物半導体結晶の製造方法。

[3] 1個以上の前記III族窒化物半導体結晶を成長させる工程が、前記下地基板上に1個以上の開口部を有するマスク層を形成する工程と、少なくとも前記マスク層の前記開口部下に位置する前記下地基板の開口面上に前記III族窒化物半導体結晶を成長させる工程とを含む請求項1に記載のIII族窒化物半導体結晶の製造方法。

[4] 前記開口部は、2個以上の小開口部の群により形成されている請求項3に記載のII族窒化物半導体結晶の製造方法。

[5] 1個以上の前記III族窒化物半導体結晶を成長させる工程が、前記下地基板上に1個以上の種結晶を配置する工程と、前記種結晶を核として前記III族窒化物半導体結晶を成長させる工程とを含む請求項1に記載のIII族窒化物半導体結晶の製造方法。

[6] 前記III族窒化物半導体結晶を前記下地基板から分離する工程において、エッチング、レーザおよびへき開のうちいづれかの方法を用いる請求項1から請求項5までのいづれかに記載のIII族窒化物半導体結晶の製造方法。

[7] 前記III族窒化物半導体結晶の形状が、六角平板状、四角平板状または三角平板状である請求項1から請求項6までのいづれかに記載のIII族窒化物半導体結晶の製造方法。

[8] 前記III族窒化物半導体結晶の成長速度が、 $10/\text{hr}$ 以上 $300\text{ }\mu\text{m}/\text{hr}$ 以下である請求項1から請求項7までのいづれかに記載のIII族窒化物半導体結晶の製造方法。
。

[9] 前記III族窒化物結晶の不純物濃度が $5\times 10^{19}\text{ cm}^{-3}$ 以下である請求項1から請求項7までのいづれかに記載のIII族窒化物半導体結晶の製造方法。

[10] 前記III族窒化物結晶の主面と、(0001)面、(1-100)面、(11-20)面、(1-101)面、(1-102)面、(11-21)面および(11-22)面のうちのいずれかの面とのなすオフ角が、0° 以上4° 以下である請求項1から請求項7までのいずれかに記載のIII族窒化物半導体結晶の製造方法。

[11] 請求項1から請求項10までのいずれかに記載のIII族窒化物半導体結晶の製造方法を用いて製造されたIII族窒化物半導体結晶。

[12] 下地基板上に1個以上のIII族窒化物半導体結晶基板を成長させる工程と、前記II族窒化物半導体結晶基板上に1層以上のIII族窒化物半導体結晶層を成長させる工程と、前記III族窒化物半導体結晶基板および前記III族窒化物半導体結晶層から構成されるIII族窒化物半導体結晶を前記下地基板から分離する工程とを含み、前記III族窒化物半導体結晶の厚さが10 μ m以上600 μ m以下、幅が0.2mm以上50mm以下であるIII族窒化物半導体デバイスの製造方法。

[13] 前記III族窒化物半導体結晶基板の主面の面積が、前記下地基板の主面の面積より小さい請求項12に記載のIII族窒化物半導体デバイスの製造方法。

[14] 1個以上の前記III族窒化物半導体結晶基板を成長させる工程が、前記下地基板上に1個以上の開口部を有するマスク層を形成する工程と、少なくとも前記マスク層の前記開口部下に位置する下地基板の開口面上に前記III族窒化物半導体結晶基板を成長させる工程とを含む請求項12に記載のIII族窒化物半導体デバイスの製造方法。

[15] 前記開口部は、2個以上の小開口部の群により形成されている請求項14に記載のIII族窒化物半導体デバイスの製造方法。

[16] 1個以上の前記III族窒化物半導体結晶基板を成長させる工程が、前記下地基板上に1個以上の種結晶を配置する工程と、前記種結晶を核として前記III族窒化物半導体結晶基板を成長させる工程とを含む請求項12に記載のIII族窒化物半導体デバイスの製造方法。

[17] 前記III族窒化物半導体結晶基板および前記III族窒化物半導体結晶層から構成されるIII族窒化物半導体結晶を前記下地基板から分離する工程において、エッティング、レーザおよびへき開のうちのいずれかの方法を用いる請求項12から請求項16まで

のいずれかに記載のIII族窒化物半導体デバイスの製造方法。

- [18] 前記III族窒化物半導体結晶基板および前記III族窒化物半導体結晶層の形状が、六角平板状、四角平板状または三角平板状である請求項12から請求項17までのいずれかに記載のIII族窒化物半導体デバイスの製造方法。
- [19] 前記III族窒化物半導体結晶基板の成長速度が、10m／hr以上300 μ m／hr以下である請求項12から請求項18までのいずれかに記載のIII族窒化物半導体デバイスの製造方法。
- [20] 前記III族窒化物結晶基板の不純物濃度が 5×10^{19} cm⁻³以下である請求項12から請求項18までのいずれかに記載のIII族窒化物半導体デバイスの製造方法。
- [21] 前記III族窒化物結晶基板の主面と、(0001)面、(1-100)面、(11-20)面、(1-101)面、(1-102)面、(11-21)面および(11-22)面のうちのいずれかの面とのなすオフ角が、0° 以上4° 以下である請求項12から請求項18までのいずれかに記載のIII族窒化物半導体デバイスの製造方法。
- [22] 請求項12から請求項21までのいずれかに記載のIII族窒化物半導体デバイスの製造方法を用いて製造されたIII族窒化物半導体デバイス。
- [23] 前記III族窒化物半導体結晶基板の裏面に凹凸表面が形成されている請求項22に記載のIII族窒化物半導体デバイス。
- [24] 前記III族窒化物半導体結晶基板の裏面に形成されている凹凸表面の表面粗さR_{P-V}が0.01 μ m以上50 μ m以下である請求項23に記載のIII族窒化物半導体デバイス。
- [25] 請求項22から請求項24までのいずれかに記載されたIII族窒化物半導体デバイスを含む発光機器であって、
前記III族窒化物半導体デバイスは、前記III族窒化物半導体結晶基板と、前記III族窒化物半導体結晶基板の第1の主面の側に、n型III族窒化物半導体層と、前記II族窒化物半導体基板から見て前記n型III族窒化物半導体結晶層より遠くに位置するp型III族窒化物半導体結晶層と、前記n型III族窒化物半導体結晶層およびp型III族窒化物半導体結晶層の間に位置する発光層とを備え、
前記III族窒化物半導体結晶基板の比抵抗が0.5 Ω·cm以下であり、

前記p型III族窒化物半導体結晶層の側をダウン実装し、前記III族窒化物半導体結晶基板の前記第1の正面と反対側の正面である第2の正面から光を放出することを特徴とする発光機器。

[26] 請求項22から請求項24のいずれかに記載されたIII族窒化物半導体デバイスを含む発光機器であって、

前記III族窒化物半導体デバイスは、前記III族窒化物半導体結晶基板であるGaN基板と、前記GaN基板の第1の正面の側に、n型III族窒化物半導体結晶層であるn型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層($0 \leq x \leq 1$)と、前記GaN基板から見て前記n型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層より遠くに位置するp型III族窒化物半導体結晶層であるp型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層($0 \leq x \leq 1$)と、前記n型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層およびp型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層の間に位置する発光層とを備え、

前記GaN基板の転位密度が、 $10^8/\text{cm}^2$ 以下であり、

前記p型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層の側をダウン実装し、前記GaN基板の前記第1の正面と反対側の正面である第2の正面から光を放出することを特徴とする発光機器。

[27] 請求項22から請求項24までのいずれかに記載されたIII族窒化物半導体デバイスを含む発光機器であって、

前記III族窒化物半導体デバイスは、前記III族窒化物半導体結晶基板であるAlN基板と、前記AlN基板の第1の正面の側に、n型III族窒化物半導体結晶層のn型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層($0 \leq x \leq 1$)と、前記AlN基板から見て前記n型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層より遠くに位置するp型III族窒化物半導体結晶層であるp型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層($0 \leq x \leq 1$)と、前記n型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層およびp型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層の間に位置する発光層とを備え、

前記AlN基板の熱伝導率が、 $100\text{W}/(\text{m}\cdot\text{K})$ 以上であり、

前記p型 $\text{Al}_{x}\text{Ga}_{1-x}\text{N}$ 層の側をダウン実装し、前記AlN基板の前記第1の正面と反対側の正面である第2の正面から光を放出することを特徴とする発光機器。

補正書の請求の範囲

[2005年9月12日(12.09.2005)国際事務局受理:出願当初の請求の範囲8及び19は補正された;他の請求の範囲は変更なし。(2頁)]

- [1] 下地基板上に1個以上のIII族窒化物半導体結晶を成長させる工程と、前記III族窒化物半導体結晶を前記下地基板から分離する工程とを含み、
前記III族窒化物半導体結晶の厚さが10 μ m以上600 μ m以下、幅が0.2mm以上50mm以下であるIII族窒化物半導体結晶の製造方法。
- [2] 前記III族窒化物半導体結晶の正面の面積が、前記下地基板の正面の面積より小さい請求項1に記載のIII族窒化物半導体結晶の製造方法。
- [3] 1個以上の前記III族窒化物半導体結晶を成長させる工程が、前記下地基板上に1個以上の開口部を有するマスク層を形成する工程と、少なくとも前記マスク層の前記開口部下に位置する前記下地基板の開口面上に前記III族窒化物半導体結晶を成長させる工程とを含む請求項1に記載のIII族窒化物半導体結晶の製造方法。
- [4] 前記開口部は、2個以上の小開口部の群により形成されている請求項3に記載のIII族窒化物半導体結晶の製造方法。
- [5] 1個以上の前記III族窒化物半導体結晶を成長させる工程が、前記下地基板上に1個以上の種結晶を配置する工程と、前記種結晶を核として前記III族窒化物半導体結晶を成長させる工程とを含む請求項1に記載のIII族窒化物半導体結晶の製造方法。
- [6] 前記III族窒化物半導体結晶を前記下地基板から分離する工程において、エッチング、レーザおよびへき開のうちいずれかの方法を用いる請求項1から請求項5までのいずれかに記載のIII族窒化物半導体結晶の製造方法。
- [7] 前記III族窒化物半導体結晶の形状が、六角平板状、四角平板状または三角平板状である請求項1から請求項6までのいずれかに記載のIII族窒化物半導体結晶の製造方法。
- [8] (補正後) 前記III族窒化物半導体結晶の成長速度が、10 μ m/hr以上300 μ m hr以下である請求項1から請求項7までのいずれかに記載のIII族窒化物半導体結晶の製造方法。
- [9] 前記III族窒化物結晶の不純物濃度が 5×10^{19} cm⁻³以下である請求項1から請求項7までのいずれかに記載のIII族窒化物半導体結晶の製造方法。

のいずれかに記載のIII族窒化物半導体デバイスの製造方法。

- [18] 前記III族窒化物半導体結晶基板および前記III族窒化物半導体結晶層の形状が、六角平板状、四角平板状または三角平板状である請求項12から請求項17までのいずれかに記載のIII族窒化物半導体デバイスの製造方法。
- [19] (補正後) 前記III族窒化物半導体結晶基板の成長速度が、 $10 \mu \text{m}/\text{hr}$ 以上 $300 \mu \text{m}/\text{hr}$ 以下である請求項12から請求項18までのいずれかに記載のIII族窒化物半導体デバイスの製造方法。
- [20] 前記III族窒化物結晶基板の不純物濃度が $5 \times 10^{19} \text{cm}^{-3}$ 以下である請求項12から請求項18までのいずれかに記載のIII族窒化物半導体デバイスの製造方法。
- [21] 前記III族窒化物結晶基板の主面と、(0001)面、(1-100)面、(11-20)面、(1-101)面、(1-102)面、(11-21)面および(11-22)面のうちのいずれかの面とのなすオフ角が、 0° 以上 4° 以下である請求項12から請求項18までのいずれかに記載のIII族窒化物半導体デバイスの製造方法。
- [22] 請求項12から請求項21までのいずれかに記載のIII族窒化物半導体デバイスの製造方法を用いて製造されたIII族窒化物半導体デバイス。
- [23] 前記III族窒化物半導体結晶基板の裏面に凹凸表面が形成されている請求項22に記載のIII族窒化物半導体デバイス。
- [24] 前記III族窒化物半導体結晶基板の裏面に形成されている凹凸表面の表面粗さ $R_{\text{p-v}}$ が $0.01 \mu \text{m}$ 以上 $50 \mu \text{m}$ 以下である請求項23に記載のIII族窒化物半導体デバイス。
- [25] 請求項22から請求項24までのいずれかに記載されたIII族窒化物半導体デバイスを含む発光機器であつて、

前記III族窒化物半導体デバイスは、前記III族窒化物半導体結晶基板と、前記III族窒化物半導体結晶基板の第1の主面の側に、n型III族窒化物半導体層と、前記II族窒化物半導体基板から見て前記n型III族窒化物半導体結晶層より遠くに位置するp型III族窒化物半導体結晶層と、前記n型III族窒化物半導体結晶層およびp型III族窒化物半導体結晶層の間に位置する発光層とを備え、

前記III族窒化物半導体結晶基板の比抵抗が $0.5 \Omega \cdot \text{cm}$ 以下であり、